

**T.C.
MİLLÎ EĞİTİM BAKANLIĞI**

ELEKTRİK-ELEKTRONİK TEKNOLOJİSİ

SAYICI VE KAYDEDİCİ DEVRELERİ
522EE0257

Ankara, 2012

- Bu modül, mesleki ve teknik eğitim okul/kurumlarında uygulanan Çerçeve Öğretim Programlarında yer alan yeterlikleri kazandırmaya yönelik olarak öğrencilere rehberlik etmek amacıyla hazırlanmış bireysel öğrenme materyalidir.
- Millî Eğitim Bakanlığınca ücretsiz olarak verilmiştir.
- PARA İLE SATILMAZ.

İÇİNDEKİLER

AÇIKLAMALAR	iii
GİRİŞ	1
ÖĞRENME FAALİYETİ-1	2
1. ASENKRON SAYICILAR.....	2
1.1. Asenkron Yukarı Sayıcılar	3
1.1.1. Üç Bitlik Asenkron Yukarı Sayıcı	3
1.1.2. Dört Bitlik Asenkron Yukarı Sayıcı.....	5
1.2. Asenkron Aşağı Sayıcılar	7
1.2.1. Üç Bitlik Asenkron Aşağı Sayıcı	7
1.2.2. Dört Bitlik Asenkron Aşağı Sayıcı.....	9
1.3. Entegre Tipi Asenkron Sayıcılar	12
1.3.1. 7490 Entegresi	13
1.3.2. 7493 Entegresi	14
1.3.3. 74293 Entegresi	15
UYGULAMA FAALİYETİ.....	16
ÖLÇME VE DEĞERLENDİRME.....	27
ÖĞRENME FAALİYETİ-2	29
2. SENKRON SAYICILAR.....	29
2.1. Senkron Yukarı Sayıcılar	34
2.1.1. Üç Bitlik Senkron Yukarı Sayıcı.....	34
2.1.2. Dört Bitlik Senkron Yukarı Sayıcı	36
2.2. Senkron Aşağı Sayıcılar	37
2.2.1. Üç Bitlik Senkron Aşağı Sayıcı	37
2.2.2. Dört Bitlik Senkron Aşağı Sayıcı.....	39
2.3. Entegre Tipi Senkron Sayıcılar	41
2.3.1. 74163 Entegresi	42
2.3.2. 74190 Entegresi	43
2.3.3. 74193 Entegresi	44
UYGULAMA FAALİYETİ.....	46
ÖLÇME VE DEĞERLENDİRME.....	53
ÖĞRENME FAALİYETİ-3	54
3. KAYDEDİCİLER	54
3.1. Kaydedici Çeşitleri	55
3.1.1. Seri Giriş-Seri Çıkış Kaydediciler.....	55
3.1.2. Seri Giriş-Paralel Çıkış Kaydediciler	56
3.1.3. Paralel Giriş-Paralel Çıkış Kaydediciler	57
3.1.4. Paralel Giriş-Seri Çıkış Kaydediciler	58
3.2. Ring (Halka) Sayıcılar.....	62
3.3. Johnson Sayıcılar.....	63
UYGULAMA FAALİYETİ.....	65
ÖLÇME VE DEĞERLENDİRME.....	80
MODÜL DEĞERLENDİRME	82

CEVAP ANAHTARLARI.....	85
KAYNAKÇA	87

AÇIKLAMALAR

KOD	522EE0257
ALAN	Elektrik-Elektronik Teknolojisi
DAL/MESLEK	Dal Ortak
MODÜLÜN ADI	Sayıcı ve Kaydedici Devreleri
MODÜLÜN TANIMI	Bu modül, sayıcı ve kaydedici devre kurulup çalıştırılması ile ilgili bilgi ve becerilerin kazandırıldığı bir öğrenme materyalidir.
SÜRE	40/16
ÖN KOŞUL	Bu modülün ön koşulu yoktur.
YETERLİK	Sayıcı ve kaydedici devrelerini tasarlamak ve kurmak
MODÜLÜN AMACI	Genel Amaç Bu modül ile gerekli ortam sağlandığında, zamanı iyi kullanarak sayıcı ve kaydedici devrelerini tasarlayarak kurup çalıştırabileceksiniz. Amaçlar 1. Asenkron sayıcı devrelerini kurup çalıştırabileceksiniz. 2. Senkron sayıcı devrelerini kurup çalıştırabileceksiniz. 3. Karşılaştırmacı devrelerini kurup çalıştırabileceksiniz.
EĞİTİM ÖĞRETİM ORTAMLARI VE DONANIMLARI	Ortam: Elektrik-elektronik laboratuvarı, işletme, kütüphane, ev, bilgi teknolojileri ortamı vb. Donanım: Bilgisayar, projeksiyon cihazı, çizim ve simülasyon programları, kataloglar, deney setleri, çalışma masası, AVO metre, bread board, eğitimci bilgi sayfası, havya, lehim, elektrikli almaçlar, anahtarlama elemanları, yardımcı elektronik devre elemanları, elektrik elektronik el takımları
ÖLÇME VE DEĞERLENDİRME	Modül içinde her öğrenme faaliyetinden sonra verilen ölçme araçları ile kendinizi değerlendireceksiniz. Öğretmen modül sonunda ölçme aracı (çoktan seçmeli test, doğru-yanlış testi, boşluk doldurma vb.) kullanarak modül uygulamaları ile kazandığınız bilgi ve becerileri ölçerek sizi değerlendirecektir.

GİRİŞ

Sevgili Öğrenci,

Dijital elektronik , sayısal sistemleri ve tasarımları günümüzde sürekli değişim gösteren elektrik –elektronik teknolojisi alanının bir parçasıdır.

Bu modülle daha önceden öğrendiğimiz flip-flopları kullanılarak sayıcı devreleri tasarlayabileceğiz. Sizlere bu modülün birinci faaliyetinde asenkron sayıcıların tasarlanması hakkında çeşitli bilgiler verilecektir. Bazı asenkron sayıcı uygulamaları yapılacaktır.

Modülün ikinci faaliyetinde ise flip-flopları kullanılarak senkron sayıcı devreleri tasarlayabileceğiz. Senkron sayıcıların tasarlanması hakkında çeşitli bilgiler verilecektir. Bazı senkron sayıcı uygulamaları yapılacaktır.

Modülün üçüncü faaliyetinde ise bilgilerin kaydedicilerde ne şekilde saklandığı hakkında bilgiler verilecek. Ring ve Johnson sayıcılar hakkında bilgi verilecek. Sağa ve sola kaymalı bellek birimleri ile uygulamalar yapılacaktır.

Günümüz çağı dijital çağdır, artık tüm bilgiler ve devreler dijitalle dönüştürülmektedir. Dijital elektroninin vazgeçilmezi olan sayıcılar ve kaydediciler, her alanda karşımıza çıkmaktadır. Modül bu ihtiyaçları ve teknik bilgileri karşılayacak şekilde hazırlanmıştır.

ÖĞRENME FAALİYETİ-1

AMAÇ

Bu faaliyetle, asenkron sayıcıların çalışmalarını öğrenerek tasarımını ve devresini bread board üzerinde uygulayabileceksiniz. Asenkron sayıcı devrelerini kurup çalıştırabileceksiniz.

ARAŞTIRMA

- Sayıcı çeşitlerini araştırınız.
- Asenkron sayıcı çeşitlerini araştırınız.
- Yakındaki bir fabrikaya giderek asenkron sayıcıların otomasyonda ne amaçla ve ne şekilde kullanıldığını araştırınız. Araştırma işlemleri için internet ortamı ve sayıcıların kullanıldığı fabrikaları gezmeniz gerekmektedir. Asenkron sayıcıların kullanım şekil ve amaçları için ise bu cihazları kontrol eden kişilerden ön bilgi edininiz.

1. ASENKRON SAYICILAR

Dijital sayıcılar asenkron sayıcılar ve senkron sayıcılar olmak üzere ikiye ayrılır. Asenkron sayıcılarda ana tetikleme sinyali flip-flop'lar'dan sadece birinin (en baştakinin) girişine uygulanır. Bu flip-flop'un çıkışı kendisinden bir sonraki flip-flop'un girişine uygulanır. Özetle her flip-flop'un çıkışı bir sonraki flip-flop için tetikleme palsi olarak kullanılır. Senkron sayıcılarda ise bütün flip-flop'lar aynı tetikleme palsi ile tetiklenir.

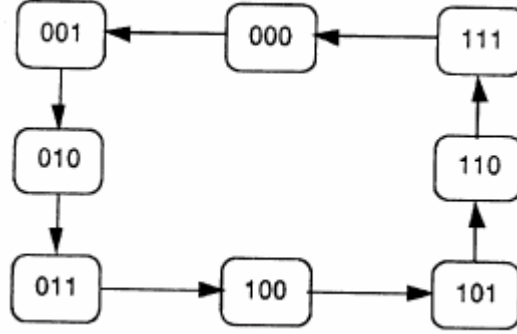
Sayıcılar clock (saat) palsleriyle çalışıyor. Yani sayıcılar girişlerine uygulanan clock palslerini sayar.

Asenkron sayıcıların yapısı çok basittir. Ancak çalışma hızları düşüktür. O nedenle yüksek hızda sayma yapamaz. Asenkron sayıcıyı oluşturan flip flop'ların "clock palsleri" bir önceki flip flop'un çıkışından alınmaktadır. İşte bu durum bir zaman gecikmesine neden olmaktadır. Asenkron sayıcılarda kullanılan FF(flip-flop) sayısı arttıkça devrenin hızı düşer. Bir FF'nin yayılım gecikmesi (girişe gelen bilginin çıkışa aktarılma süresi) yaklaşık 10 ns (nano saniye) dir. Buna göre devrede 4 FF kullanıldığı zaman yayılım gecikmesi 40 ns olacaktır. Yani sayıcının 0000 konumundan 1111 konumuna geçmesi 40 ns'lik gecikmeyle olacaktır.

- Senkron sayıcılar asenkron sayıcılardan daha hızlı ve hatasız çalışır.
- Senkron sayıcılar paralel asenkron sayıcılar ise seri sayıcı olarak da adlandırılır.
- Uygulamada kullanılan sayıcılar, yukarı, aşağı ve yukarı/aşağı olmak üzere üç farklı şekilde çalıştırılabilir.

Bir sayıcının sayma modu kullanılan flip-flop sayısı ile orantılıdır. Sayıcının, kaç kadar sayacağı $2^n - 1$ formülüyle hesaplanır. Buradaki n kullanılan flip-flop sayısıdır. Örneğin 3 flip-flop'tan oluşan bir sayıcı 0'dan $2^3 - 1$ 'e yani 7'ye kadar sayabilir. 4 tane flip-flop kullanılmış olsaydı bu sayıcı 0'dan $2^4 - 1$ e yani 15'e kadar sayacaktır.

Aşağıda 3 bitlik asenkron binary sayıcının durum diyagramı görülmektedir.



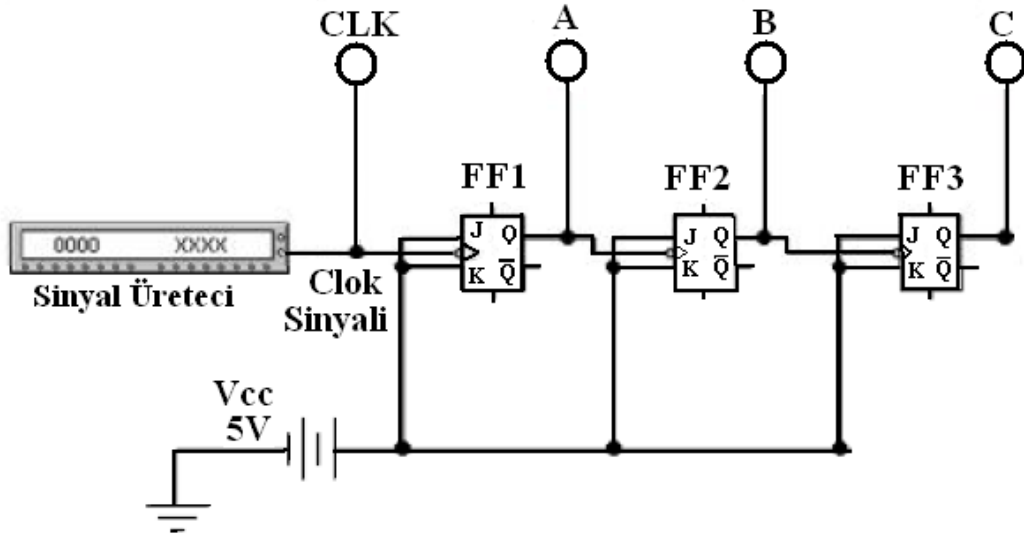
Şekil 1.1: Mod 8 asenkron yukarı sayıcı durum diyagramı

Yukarıdaki şekilde de görüldüğü üzere sayıcı önce 000 olmakta daha sonra 001 ve sırasıyla 010, 011, 100, 101, 110, 111 durumuna geçiyor. Böylece binary formunda yukarı sayıyor. Son olarak tekrar 000 durumuna geri dönülüyor ve aynı süreç tekrarlanıyor. Sayıcının bir durumdan diğerine geçebilmesi için girişine bir tetikleme palsi uygulanması gerekir. Başka deyişle sayıcı her tetikleme palsi geldiğinde durum değiştirir. Bu sayıcı, 000'dan 111'e kadar 8 değişik durum almaktadır. Bu durumların her birine MOD adı verilir. Bu nedenle bu sayıcı MOD-8 sayıcısı olarak adlandırılır.

1.1. Asenkron Yukarı Sayıcılar

1.1.1. Üç Bitlik Asenkron Yukarı Sayıcı

Bu devrede JK flip-flop'ların J ve K girişleri birleştirilmiş ve lojik 1 seviyesi uygulanmıştır. Bu nedenle bu devredeki JK flip-flop'lar (F/F) T(toggle) modunda çalışmaktadır. Yani girişlerine uygulanan her tetikleme palsiyle çıkışları durum değiştirir.



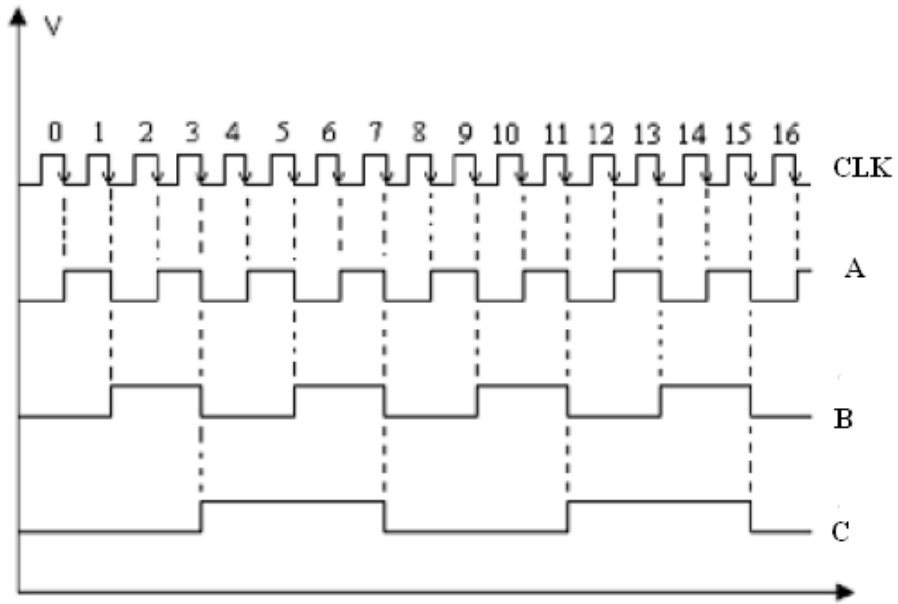
Şekil 1.2: Üç bitlik asenkron yukarı sayıcı

Şekil 1.2’de verilen devre üç adet JK FF’den oluşmuştur. Başlangıçta tüm FF’lerin çıkışları 0 konumundadır. İlk tetikleme palsi (CLK) uygulandığında 1. FF’nin çıkışı 1 olur. 2. ve 3. FF’nin çıkışları aynı kalır. Devrenin çıkışlarında 001 sayısı görülür.

İkinci tetikleme palsinde FF1’in çıkışı 0 olur. Q1(A) çıkışı 0’a düşerken FF2’nin girişini tetikler ve Q2 (B) çıkışı 1 olur. İkinci tetikleme palsiyle sayıcı devresinin çıkışında 010 sayısı görülür.

Üçüncü tetikleme palsinde FF1’in Q1 (A) çıkışı 1 olur. Q2 (B) çıkış vermeye devam eder (FF’ler negatif kenar tetiklemeli olduğundan FF’nin girişine pozitif kenar tetiklemesi geldiğinde çıkışta değişme olmaz.) . Üçüncü tetikleme palsinin gelmesiyle sayıcı devresinin çıkışında 011 sayısı görülür.

Devrede sayma işlemi tüm çıkışlar 111 oluncaya değin sürer. Sayıcı 3 bitlik olduğundan devrenin çıkışında 000’dan 111’e kadar 8 sayma işlemi gerçekleşir ($2^3 = 8$). Sekizinci tetikleme palsinde Q1(A), 1’den 0’a değişir ve 2. FF’yi tetikleyerek Q2 (B)’yi 0 yapar. Q2’nin 1’den 0’a inmesi Q3’ün de 0 olmasını sağlar. 3 FF’li sayıcı 8 değişik çıkış verdiği için mod 8 sayıcı olarak da anılır.



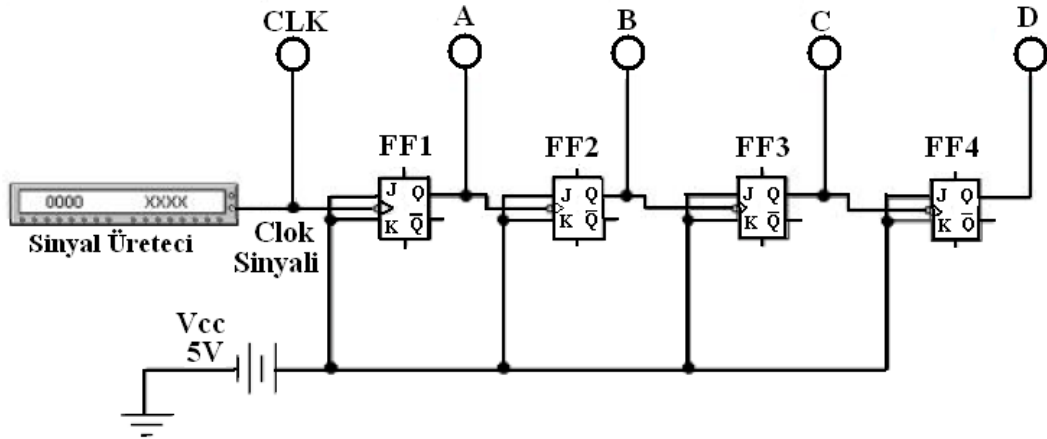
Şekil1.3: Üç bitlik asenkron yukarı sayıcının zaman diyagramı

CLK	Çıkışlar		
	C	B	A
0	0	0	0
1	0	0	1
2	0	1	0
3	0	1	1
4	1	0	0
5	1	0	1
6	1	1	0
7	1	1	1

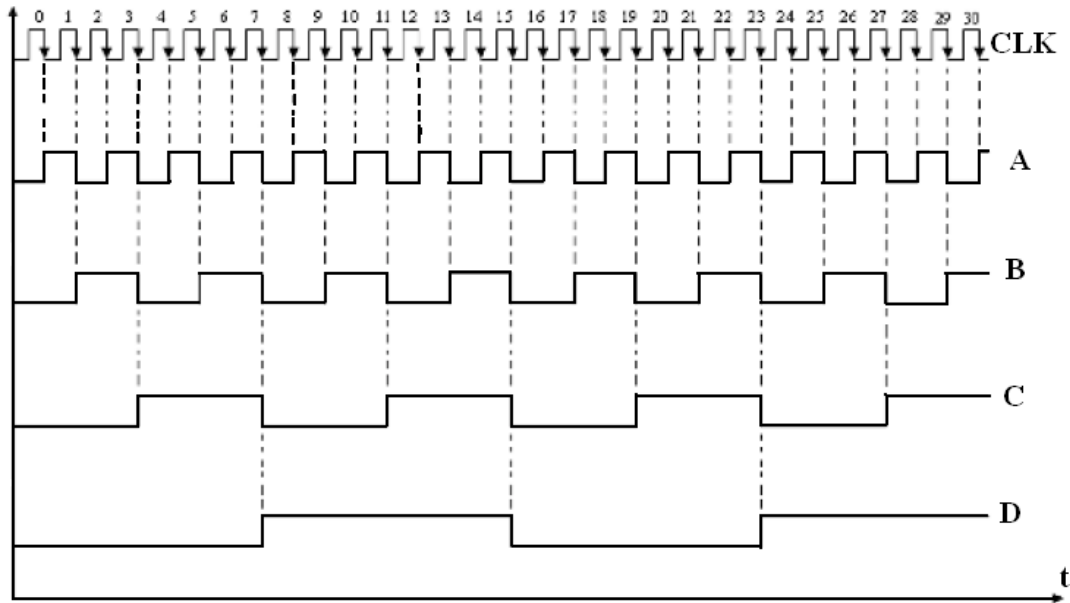
Tablo 1.1: Üç bitlik asenkron yukarı sayıcı doğruluk tablosu

1.1.2. Dört Bitlik Asenkron Yukarı Sayıcı

Asenkron 4 bitlik sayıcı 3 bitlikten farklı olarak arkasına bir flip flop daha eklenmiş hâlidir. Dolayısıyla 0000'dan 1111'e kadar sayma işlemi yapmaktadır. Çalışma prensibi 3 bitlik sayıcı ile aynıdır. Şekil 1.4'te dört bitlik sayıcının devresi, zaman diyagramı ve doğruluk tablosu verilmiştir.



Şekil 1.4: Dört bitlik asenkron yukarı sayıcı devresi



Şekil 1.5: Dört bitlik asenkron yukarı sayıcı zaman diyagramı

CLK	Çıkışlar			
	D	C	B	A
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	1	0	1	0
11	1	0	1	1
12	1	1	0	0
13	1	1	0	1
14	1	1	1	0
15	1	1	1	1

Tablo1.2: Dört bitlik asenkron yukarı sayıcı doğruluk tablosu

1.2. Asenkron Aşağı Sayıcılar

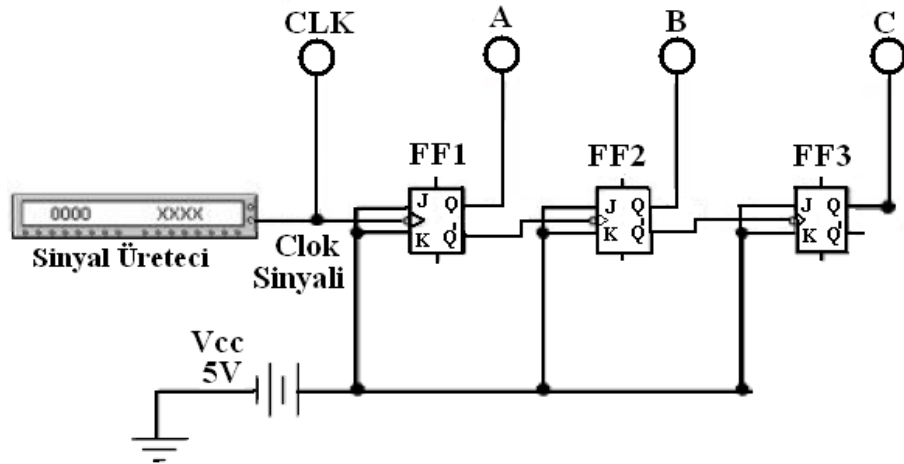
1.2.1. Üç Bitlik Asenkron Aşağı Sayıcı

Üç bitlik aşağı doğru sayıcılarda sayıcı sayma işlemine ilk saat sinyali ile birlikte 111'den başlar ve 000'a kadar aşağı doğru sayma işlemi yapar. Daha sonra sayma işlemi yine 111 olur. Döngü bu şekilde devam eder.

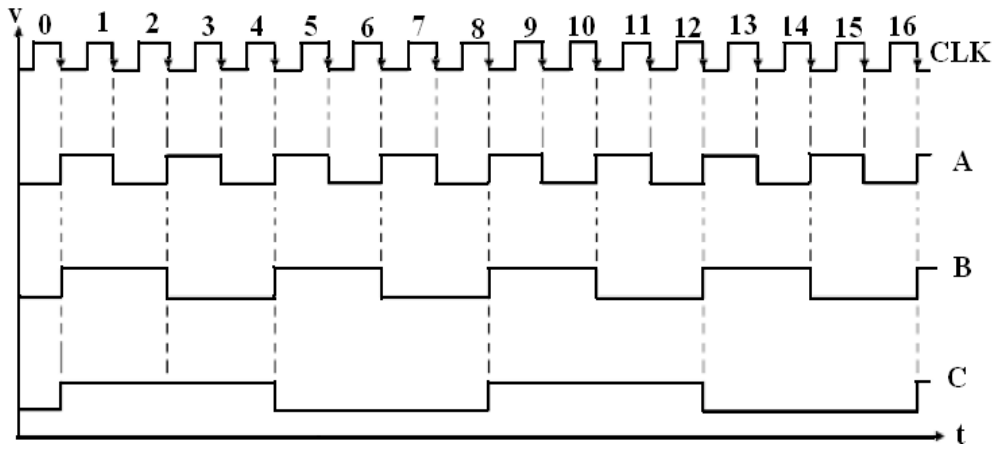
Üç bitlik aşağı sayıcının üç bitlik yukarı sayıcıdan farkı ikinci flip flopun saat sinyali birinci flip flop'un Q çıkışından değil de Q' çıkışından alınmıştır. Aynı şekilde üçüncü flip flop'un da saat sinyali ikinci flip flopun Q' çıkışından alınmıştır.

Hatırlatma: Flip floplar 1 den 0'a geçişte (düşen kenarda) tetiklenmektedir.

Normalde JK flip floplar Toggle modunda çalışırken ve saat sinyali uygulanmamış iken Q çıkışları 0, Q' çıkışları ise 1 durumundadır. İlk saat sinyali uygulandığında 1. flip flopun Q çıkışı 1 olur. Q' çıkışı 1 iken 0 olur ve ikinci flip flop'u tetikler. Aynı şekilde ikinci flip flop'un da Q çıkışı 0 iken 1 olur. Q' çıkışı da 1 iken sıfır olduğunda bu durum üçüncü flip flop'u tetikler bu sayede ilk saat sinyali ile üç flip flop'un da çıkışı 1 olur ve her saat sinyali ile aşağı doğru sayma işlemi devam eder. İkili düzende 7'den 0'a doğru sayma işlemi yapar.



Şekil1.6: Üç bitlik asenkron aşağı sayıcı devresi

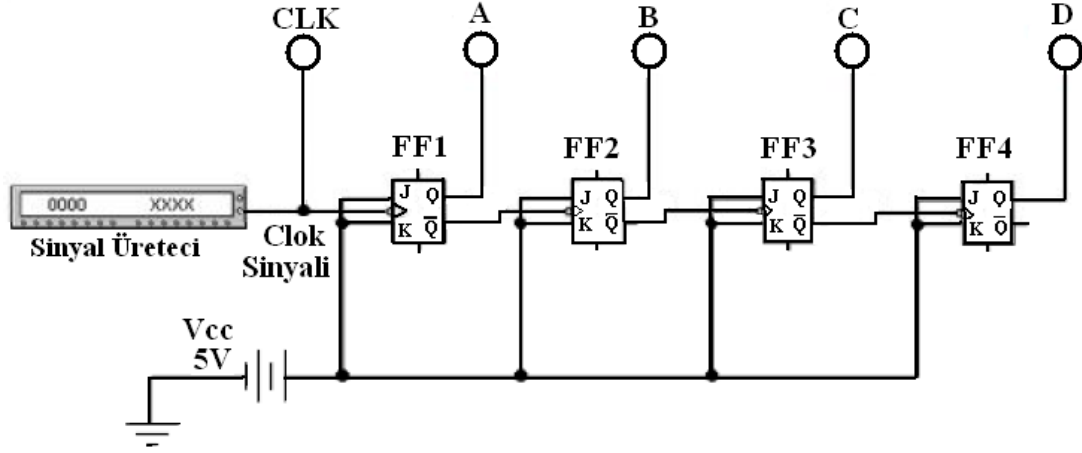


Şekil1.7: Üç bitlik asenkron aşağı sayıcı zaman diyagramı

CLK	Çıkışlar		
	C	B	A
0	1	1	1
1	1	1	0
2	1	0	1
3	1	0	0
4	0	1	1
5	0	1	0
6	0	0	1
7	0	0	0

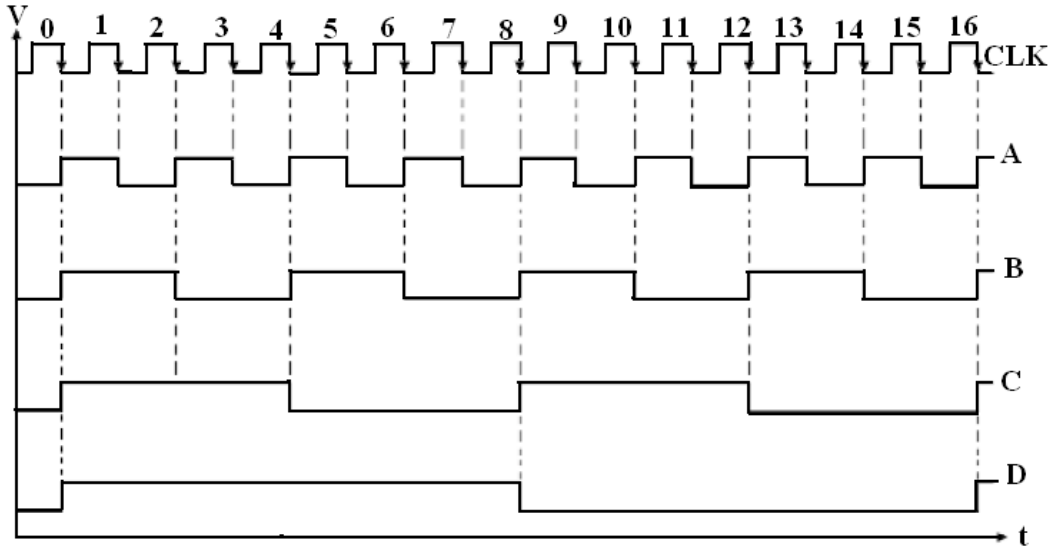
Tablo1.3: Üç bitlik asenkron aşağı sayıcı doğruluk tablosu

1.2.2. Dört Bitlik Asenkron Aşağı Sayıcı



Şekil 1.8: Dört bitlik asenkron aşağı sayıcı devresi

Asenkron dört bitlik geri sayıcının çalışma prensibi üç bitlik geri sayıcının çalışma esası ile aynıdır. Tek farkı bir flip flop daha eklenmiş olmasıdır. Bundan dolayı 2^3 den değil de 2^4 den geri sayabilmektedir. Başlangıç sayısı ikilik düzende 7 yerine 15'ten başlar. Dört bitlik asenkron aşağı sayıcının devresi, zaman diyagramı; Şekil 1.8 ve 1.9'da ve doğruluk tablosu Tablo 1.4'te görülmektedir.



Şekil 1.9: Dört bitlik asenkron aşağı sayıcı zaman diyagramı

CLK	Çıkışlar			
	D	C	B	A
0	1	1	1	1
1	1	1	1	0
2	1	1	0	1
3	1	1	0	0
4	1	0	1	1
5	1	0	1	0
6	1	0	0	1
7	1	0	0	0
8	0	1	1	1
9	0	1	1	0
10	0	1	0	1
11	0	1	0	0
12	0	0	1	1
13	0	0	1	0
14	0	0	0	1
15	0	0	0	0

Tablo1.4: Dört bitlik asenkron aşağı sayıcı devresi doğruluk tablosu

1.2.2.1 Programlanabilen Asenkron Sayıcılar (Modlu Sayıcılar)

İstenilen değere kadar sayıp sıfır değerine dönen sayıcılara programlanabilir sayıcı denir. Bu sayıcılara modlu sayıcılar da denir.

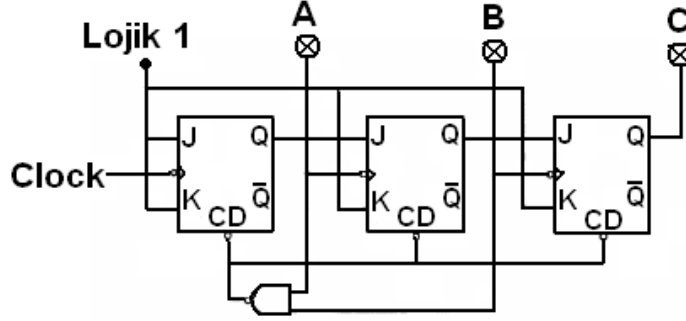
Örneğin, 3 FF'den oluşan bir yukarı sayıcı 000 değerinden başlar 111 değerine kadar sekiz farklı sayı çıkışı üretip yeniden 000 değerine döner. Bu tip bir devreye mod 8 sayıcı adı verilir. 3 FF'li yukarı sayıcı devresinin 101 değerinden sonra 000 değerini göstermesini istediğimiz zaman mod 6 olarak çalışan bir sayıcı yapmış oluruz. Mod 6 sayıcı devresi çalıştığında, 000, 001, 010, 011, 100, 101 olmak üzere altı çeşit sayı çıkışı üretir.

Bu sayıcılarda, sayma işlemini herhangi bir değerden döndürmenin en pratik yolu flip-flop'ların CLEAR girişlerini kullanmaktır. Flip-floplarda Clear ucuna uygulanan sinyalin Q çıkışını 0 yapmaktadır. Aşağıdaki devre 0'dan 5'e kadar saydıktan sonra tekrar 0'a döner.

C	B	A
0	0	0
0	0	1
0	1	0
0	1	1
1	0	0
1	0	1

Tablo1.5: MOD 6 asenkron sayıcı doğruluk tablosu

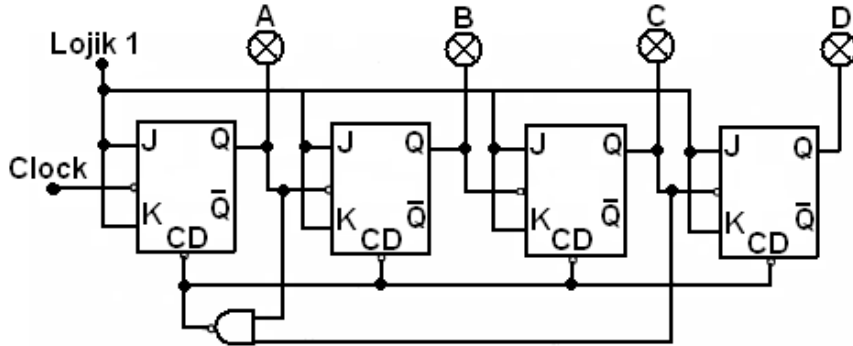
Görüldüğü gibi bu sayıcı 000 ve 101 dâhil 6 değişik durum almaktadır. Bu bir MOD – 6 sayıcısıdır.



Şekil 1.10: MOD–6 asenkron sayıcı

Şekil 1.10’da görüldüğü gibi sayıcıyı oluşturan flip-flop’ların Clear girişleri birleştirilmiş ve bu noktaya A ve B flip-flop’larının çıkışları bir VEDEĞİL kapısından geçirilerek bağlanmıştır. Devre normal saymasını sürdürürken A ve B flip-flop’larının her ikisinin çıkışı birden lojik 1 olduğu anda sayıcı çıkışı 110 olduğunda VEDEĞİL kapısı çıkışında lojik 0 seviyesi oluşur ve bu sinyal flip-flop’ların ortak Clear (CD) ucuna uygulanmış olacağı için bütün flip-flop’ların çıkışlarını 0 yapar. Böylece çıkış 110 olamadan tekrar 000’ döner. Bu şekilde sayıcı 000’den 101’e kadar saymış olur.

Bir başka örnek olarak MOD–10 asenkron sayıcıyı dizayn edelim. Bu arada 4 tane flip-flop kullanılacaktır. Yine daha önceki sayıcılarda olduğu gibi JK flip-flop’lar Toggle tipi bağlanacaktır. Aşağıdaki şekilde 0’den başlayıp 9’a kadar sayan ve tekrar 0’a dönerek saymaya devam eden asenkron sayıcı görülmektedir.

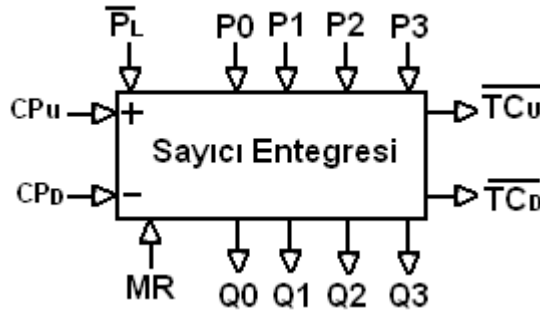


Şekil1.10: MOD–10 asenkron sayıcı

Bu sayıcıda da A ve C flip-flop’larının çıkışları bir VEDEĞİL kapısından geçirilerek flip-flop’ların ortak Clear girişine uygulanır. Sayıcı 1001’e yani 9’a kadar normal olarak sayar. Bir sonraki tetikleme sinyalini alan sayıcı 10’a yani 1010’a geçerken A ve C çıkışlarının her ikisi de 1 değerini aldığından VEDEĞİL kapısının çıkışı 0 olur. Bu 0 değer ortak Clear ucuna uygulandığı için bütün flip-flop’ların çıkışları 0’a geçer yani sayıcı 0000 değerine döner.

1.3. Entegre Tipi Asenkron Sayıcılar

Sayıcı devrelerin çok değişik uygulama alanları olması nedeniyle çok sayıda sayıcı entegresi bulunmaktadır. Sayıcı entegrelerini sınıflandırmadan önce sayıcı entegrelerde bulunan pinleri açıklayalım. Bu pinlerin hepsinin bir entegrede bulunmadığı durumlar olabileceği gibi açıklanmayan farklı girişler de bulunabilir. Burada genel pin fonksiyonları açıklanacaktır.



Şekil 1.11: Sayıcı entegresinde bulunan pinler

PİN ADI	AÇIKLAMASI
CPU	Yukarı sayıcı tetikleme girişi
CPD	Aşağı sayıcı tetikleme girişi
MR	Asenkron ana sıfırlama girişi (Aktif 1)
PL	Asenkron paralel yükleme girişi (Aktif 0)
P0...P3	Paralel veri girişleri
Q0...Q3	F/F çıkışları
TCD	Aşağı sayıcı çıkışı terminali (Aktif 0)
TCU	Yukarı sayıcı çıkışı terminali (Aktif 0)

Tablo1.6: Sayıcı entegresinde bulunan pinlerin anlamları

Sayıcı entegresinde bulunan pinlerin fonksiyonları aşağıdaki şekilde özetlenebilir.

CPU ve CPD tetikleme girişleri: Sayıcı entegresi, bu iki girişten birinin aktif olmasıyla sayma yönüne karar verir. CPU'nun aktif olmasıyla sayma işlemi yukarı doğru yapılırken CPD'nin aktif olmasıyla sayma işlemi aşağı doğru gerçekleşir.

Ana sıfırlama (master reset –MR): Ana sıfırlama ucu, aktif '1' asenkron girişidir ve sayıcıyı '0000' konumuna getirir. MR=1 olduğu sürece sayıcı '0000' konumunda sabit kalır.

Önkurma girişi (preset input): Sayıcıdaki FF'ler, P0-P3 paralel veri girişlerine lojik bilgilerin uygulanması ve PL girişindeki bilginin 1'den 0'a gitmesiyle kurulur. Bu kurma, asenkron önkurma işlemidir ve sayma işlemine üstünlüğe sahiptir. MR=1 olduğu durumda PL'nin hiçbir etkisi yoktur.

Sayma çıkışları: Sayma işleminde oluşan değerler Q0-Q3 arasındaki FF çıkışlarında görülür. Q0 çıkışı LSB, Q3 çıkışı MSB değerini temsil eder.

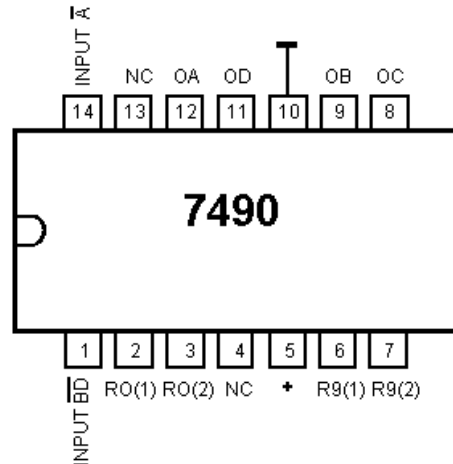
Terminal sayma çıkışları (TCu, TCD): Büyük Mod'a sahip sayıcıları oluşturmada, yani iki veya daha fazla sayıcı entegresinin birlikte kullanılacağı durumlarda kullanılır. Yukarı sayma işleminde, düşük değerli sayıcının TCu çıkışı, daha yüksek değerli sayıcının CPU girişine bağlanır. Aşağı sayma işleminde, düşük değerli sayıcının TCD çıkışı, yüksek değerli sayıcının CPD girişine bağlanır.

Yukarı sayıcı çıkış terminali olarak isimlendirilen TCu çıkışı; yalnızca sayıcı '1111' değerinde ve CPU=0 olduğu durumda '0' değerine sahip olur. Bir sonraki tetikleme sinyalinin yükselen kenarına kadar '0' olarak kalan TCu çıkışı; yeni bir yükselen kenar ile '1' konumunu alırken sayıcı '0000' konumuna geçer. Sayıcının 1111'den '0000' konumuna geçtiği anda TCu'da oluşan 0'dan 1'e değişimin, daha yüksek değerli sayıcıya uygulanması ile yukarı doğru sayma işlemi sağlanır.

Aşağı sayıcı çıkış terminali olarak isimlendirilen TCD çıkışı; sayıcının konumu '0000' değerini alıncaya ve CPD=0 oluncaya kadar '1' konumunda kalır. Sayıcı çıkışı '0000' ve CPD=0 iken CPD'ye gelen tetikleme sinyali ile sayıcı '1111' konumuna geçerken TCD=1 değerini alır. TCD'de meydana gelen bu değişim, daha düşük değerli sayıcı olarak kullanılan ikinci sayıcı entegresini tetiklemek amacıyla kullanılır.

Piyasada çok sayıda TTL ve CMOS asenkron sayıcı entegreleri bulunmaktadır. TTL 7490 7493 (74LS93) ve bu elemanın eşiti 74293 entegreleri bunlardan üçüdür. CMOS ailesi içinde kullanılan bir asenkron sayıcı entegresi ise Mod-128'e kadar sayma işlemi yapabilen 4024 entegresidir. Farklı üreticilerin ürettikleri aynı serideki entegreler arasında küçük farklılıklar bulunsa da bu farklılıklar kolayca ortadan kaldırılabilir.

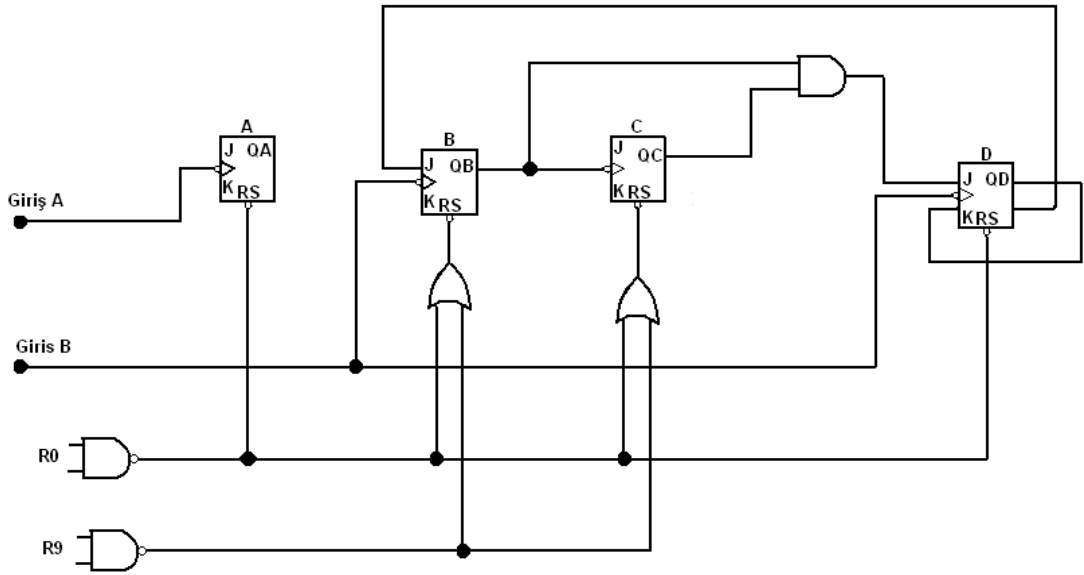
1.3.1. 7490 Entegresi



Şekil 1.12: Entegrenin bacak bağlantısı

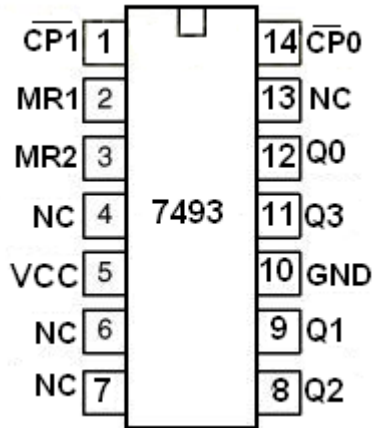
Sayıcı devrelerinde kullanılan bu entegre , iki adet bağımsız sayıcı içerir(Şekil 1.13). Biri Mod-2, diğeri Mod-5 olan bu sayıcıların tetikleme girişleri birbirinden bağımsızdır. Şekil 1.13'te şemaları verilen bu sayıcıların, birbiriyle farklı bağlantıları sonucu 2'den 10'a kadar bölme işlemleri yapılabilir.

7490 entegresi ile BCD sayma için QA çıkışı, giriş B'ye bağlanmalıdır. Sayma işleminin başlaması için R0 ve R9 resetleme girişlerinin en az birer girişi '0' seviyeli olmalıdır.



Şekil 1.13: 7490 sayıcı entegresi iç yapısı

1.3.2. 7493 Entegresi

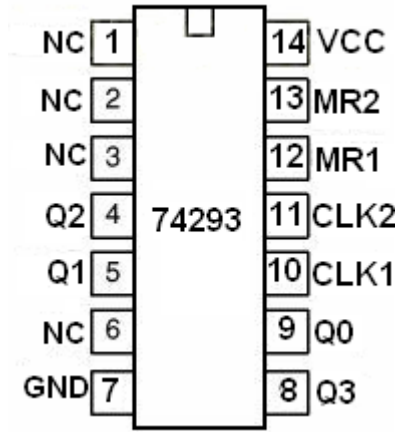


Şekil 1.14: Entegrenin bacak bağlantısı

7493 sayıcı entegresi, 7490 entegresine benzer şekilde, Mod-2 ve Mod-8 iki adet sayıcı içeren bir elemandır. Bu entegrede bulunan sayıcıların bağımsız veya kaskat bağlanmasıyla 2'den 16'ya kadar istenilen MOD'da sayma işlemi yapılabilir.

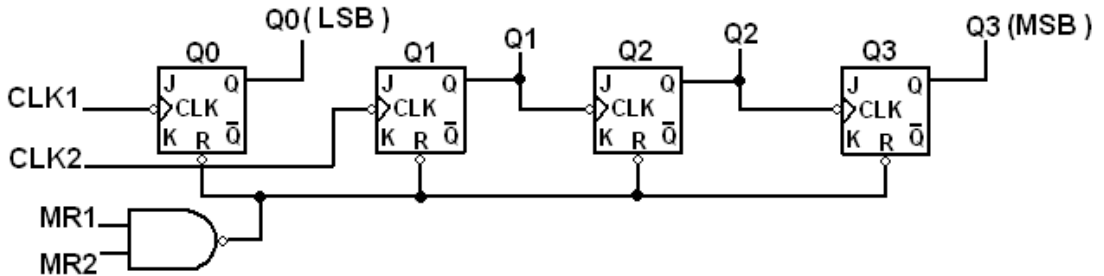
İçinde 4 adet master –slave JK flip-flopu mevcuttur. Asenkron binary yukarı sayıcıdır. CP0 uygulamsı ile birlikte sayıcı yukarı doğru sayar. Aynı zamanda bu entegrenin sayma işlemine başlaması için 12 nu.lı ucun (Q0), 1 nu.lı uçla bağlanması gerekir. Bu entegre, ikili ve BCD olarak sayma yapılabilir.

1.3.3. 74293 Entegresi



Şekil 1.15: Entegrenin bacak bağlantısı

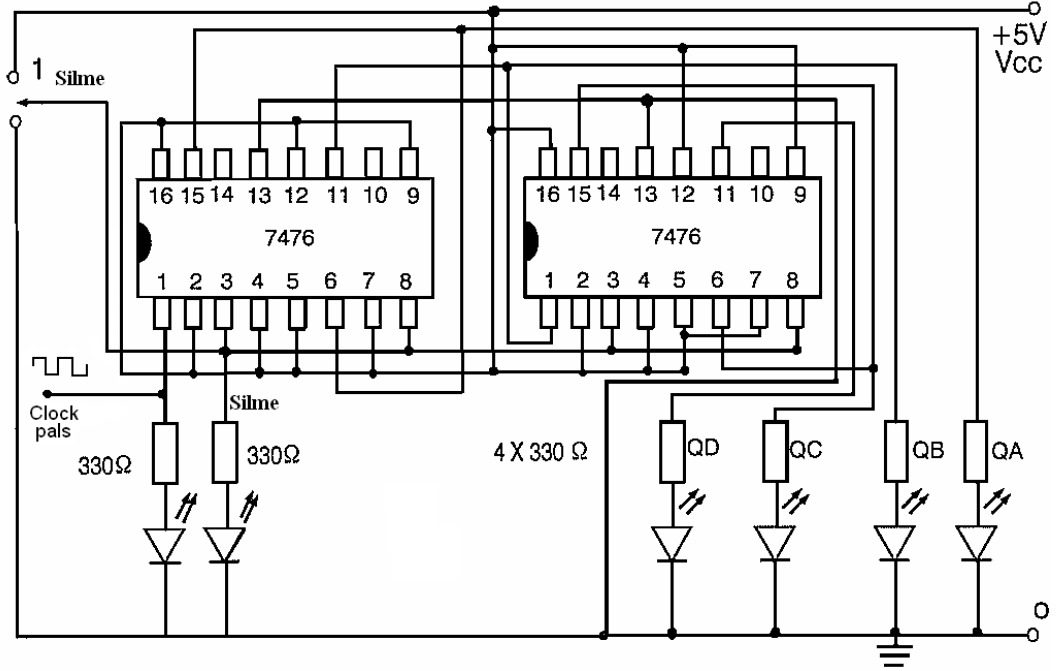
Hem TTL hem de CMOS veri kataloglarında değişik asenkron sayıcı entegreleri bulmak mümkündür. Şekil 1.15 ve 1.16'da, üretici veri kataloglarında bulunan 74293 entegresi sembolü ve entegreye ait lojik bağlantı görülmektedir. 74293 sayıcı entegresinin çıkış pinlerinde Q0-Q3 olarak isimlendirilen 4 adet çıkış ve Clk1-Clk2 olarak isimlendirilen 2 adet tetikleme girişi mevcuttur. Her bir FF'nin sahip olduğu sıfırlama girişi, bir 'VEDEĞİL' kapısının çıkısına bağlı tek hat üzerinde birleştirilmiş ve 'VEDEĞİL' kapısının girişleri kontrol için MR1 ve MR2 pinleri hâline getirilmiştir (Şekil 11.46). Kullanıcıya esneklik sağlaması amacıyla entegrenin içindeki FF'ler: Q0 yalnız basına çalışacak şekilde ve Q1-Q3 3-bitlik sayıcı olarak işlem görecektir şekilde bağlanmışlardır.



Şekil 1.16: Entegrenin iç yapısı

UYGULAMA FAALİYETLERİ

Aşağıdaki uygulama faaliyetini yaparak asenkron yukarı sayıcı devresini kurabileceksiniz.



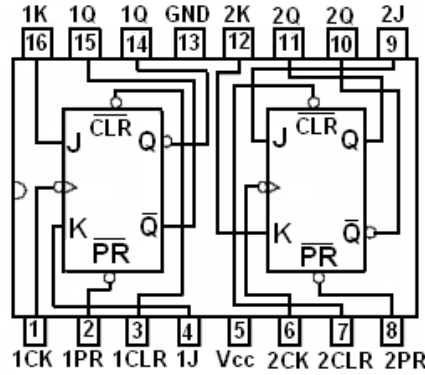
Şekil1.17: Asenkron yukarı sayıcı devresi

➤ 7476 entegreli asenkron yukarı sayıcı

Devrenin sağlıklı çalışabilmesi için başlangıçta flip-flop çıkışlarının sıfırlanması gerekir. Bunun için silme ucunu “ 0 “ yaparak sayıcı sıfırlanır. Birinci flip – flop’un girişine, kare dalga sinyal uygulanır. Her pals geldiğinde flip flop’lar sıra ile belirli bir zaman gecikmesi ile konum değiştirerek sayma işlemini gerçekleştirir.

➤ Malzeme listesi

- 1 Adet Bread Board
- 1 Adet +5 V DC Güç Kaynağı
- 1 Adet Sinyal Jeneratörü (Osilatör)
- 2 Adet 7476 Entegre
- 6 Adet 390 Ω Direnç
- 4 Adet Kırmızı Led
- 2 Adet Yeşil Led



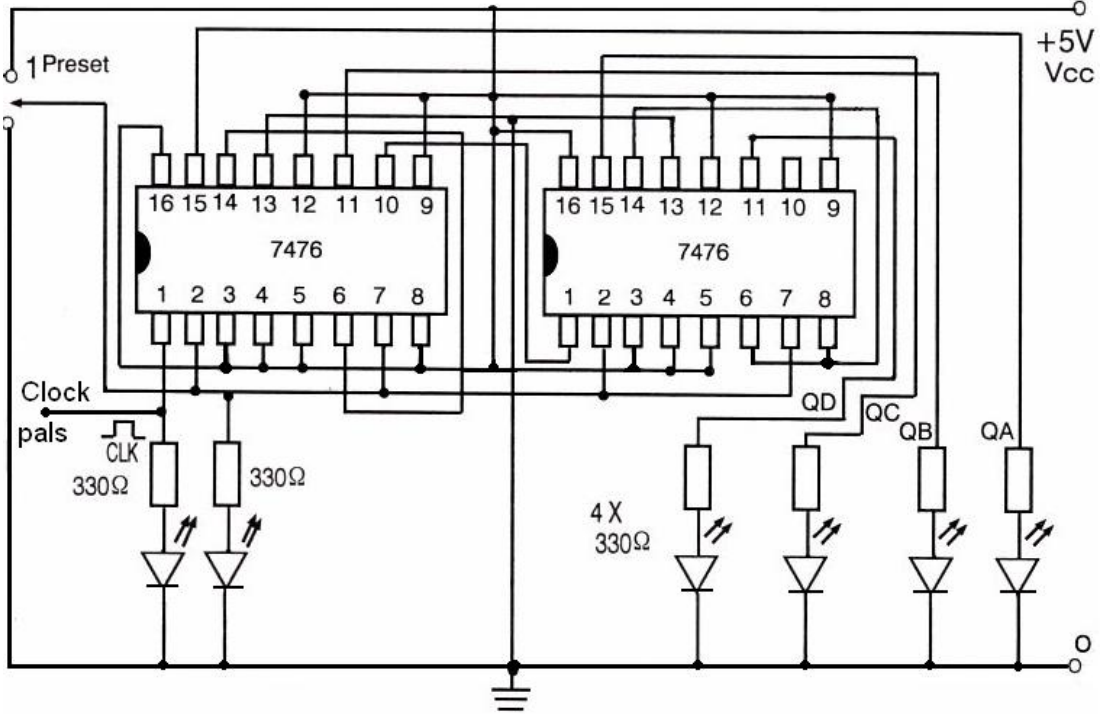
Şekil 1.18: 7476 JK Flip-flop entegresi iç bağlantısı

İşlem Basamakları	Öneriler
➤ Öncelikle malzeme sorumlusundan ihtiyacınız olan malzemeleri alınız.	➤ Kullanacağınız malzemelerin sağlamlığını kontrol ediniz.
➤ Malzemeleri Şekil 1.17’ deki şekilde board üzerine kurunuz.	➤ Board üzerine devreyi kurarken devreyi kolay takip edebilmek için olabildiğince farklı renklerde teller kullanmaya çalışınız.
➤ Devreyi kontrol ettikten sonra +5V besleme gerilimini uygulayınız.	➤ Devreyi board üzerine kurmayı tamamladıktan sonra tekrar gözle kontrol ediniz. Daha sonra enerji veriniz.
➤ Silme ucunu kullanarak yani aktif yaparak (0) uygulayınız. Flip-flop çıkışlarını sıfırlayınız.	➤ Silme ucunu şaseye bağlayınız.
➤ Daha sonra silme ucunu tekrar “1” e alarak devreyi tekrar çalışmaya hazır hâle getiriniz.	➤ Silme ucunu + 5 volta bağlayınız.
➤ Manuel CLK ile belirtilen sayıda tetikleme yaparak çıkış ledlerinin yanıp yanmadığını gözleyiniz.	➤ El yardımıyla “clock pals” uygulandığında sıra ile ledlerin yanıp yanmadığını kontrol ediniz.
➤ Çıkış ledleri QD,QC,QB,QA yanma sırasına göre alacağı sayısal değerler 23,22,21,20 dır. Sistem 0’ dan 15’ e kadar sayacaktır.	➤ Bu uygulamada yaptığımız devrenin açık görüntüsü, zaman diyagramı ve doğruluk tablosu ayrıntılı olarak dört bitlik yukarı sayıcı konusunda gösterilmiştir.

UYGULAMA FAALİYETLERİ

Aşağıdaki uygulama faaliyetini yaparak asenkron aşağı sayıcı devresini kurabileceksiniz.

➤ 7476 entegreli asenkron aşağı sayıcı



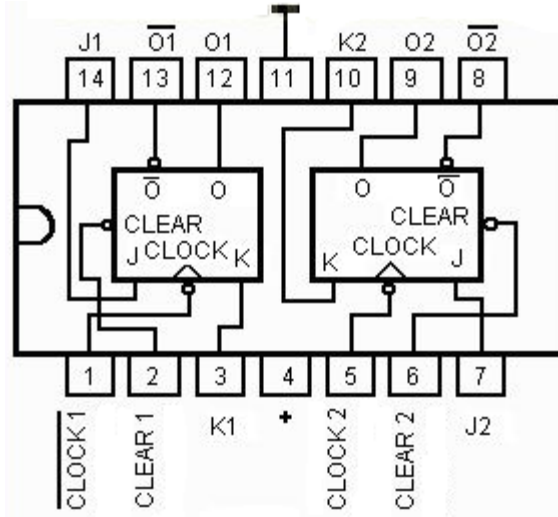
Şekil 1.19: Asenkron aşağı sayıcı devresi

Devrenin sağlıklı çalışabilmesi için başlangıçta flip-flop çıkışlarının sıfırlanması gerekir. Bunun için preset ucunu “0” yaparak flip – flop’un çıkışlarını aktif yapınız. Flip – flopların CLK girişlerini bir önceki flip – flopun Q’ çıkışından elde edilmektedir. Böylece geri sayma işlemi gerçekleştirilmektedir. Bu sayıcının 15’ten aşağı sayacağını düşünürsek $2^4=16$ durum olacaktır.

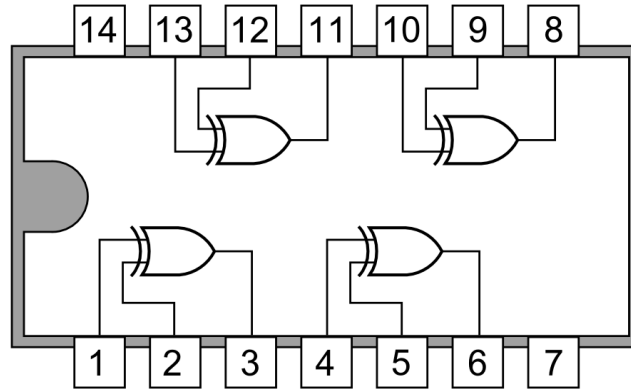
➤ Malzeme listesi

- 1 Adet Bread Board
- 1 Adet +5 V DC Güç Kaynağı
- 1 Adet Sinyal Jeneratörü (Osilatör)
- 2 Adet 7476 Entegre
- 6 Adet 390 Ω Direnç
- 4 Adet Kırmızı Led
- 2 Adet Yeşil Led

İşlem Basamakları	Öneriler
➤ Öncelikle malzeme sorumlusundan ihtiyacınız olan malzemeleri alınız.	➤ Kullanacağınız malzemelerin Sağlamlığını kontrol ediniz.
➤ Malzemeleri Şekil 1.19'daki şekilde board üzerine kurunuz.	➤ Board üzerine devreyi kurarken devreyi kolay takip edebilmek için olabildiğince farklı renklerde teller kullanmaya çalışınız.
➤ Devreyi kontrol ettikten sonra +5V besleme gerilimini uygulayınız.	➤ Devreyi board üzerine kurmayı tamamladıktan sonra tekrar gözle kontrol ediniz. Daha sonra enerji veriniz.
➤ Preset ucunu "1" den "0" a alarak flip-flop çıkışlarının aktif olduğunu gözlemleyiniz.	➤ Preset ucunu şaseye ye bağlayınız.
➤ Preset ucunu tekrar "1" yaptıktan sonra devreye CLOCK palsi uygulayınız.	➤ Preset ucunu + 5 volta bağlayınız.
➤ Manuel CLOCK ile belirtilen sayıda tetikleme yaparak çıkış ledlerinin yanıp yanmadığını gözleyiniz.	➤ El yardımıyla clock pals uygulandığında sıra ile ledlerin yanıp yanmadığını kontrol ediniz.
➤ Çıkış ledleri QD, QC, QB, QA yanma sırasına göre alacağı sayısal değerler $2^3, 2^2, 2^1, 2^0$ dır. Sistem 15'dan 0'e kadar sayacaktır. Devrenin çalışmasını gözlemleyiniz.	➤ Bu uygulamada yaptığımız devre'nin açık görüntüsü, zaman diyagramı ve doğruluk tablosu ayrıntılı olarak dört bitlik aşağı sayıcı konusunda gösterilmiştir.



Şekil 1.21: 7473 JK flip flop entegresinin iç yapısı



Şekil1.22: 7486 ÖZEL Veya kapısı entegresinin iç yapısı

➤ Malzeme listesi

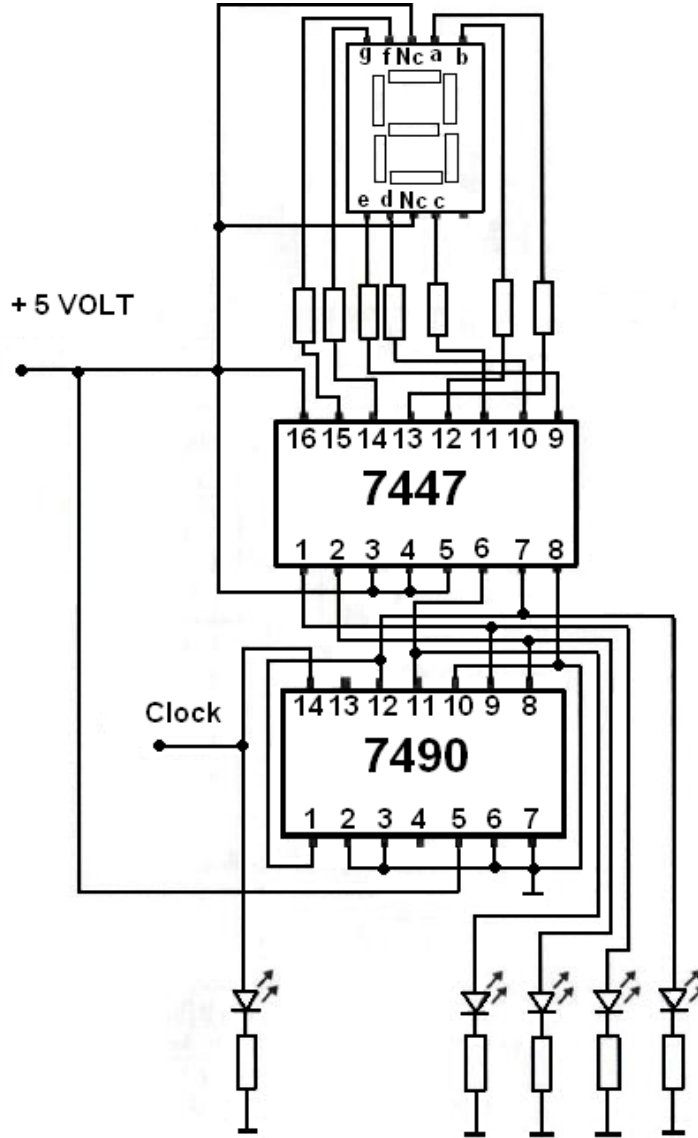
- 1 Adet Bread Board
- 1 Adet +5 V DC Güç Kaynağı
- 1 Adet Sinyal Jeneratörü (Osilatör)
- 2 Adet 7473 Entegre
- 1 Adet 7486 Entegre
- 7 Adet 390 Ω Direnç
- 4 Adet Kırmızı Led
- 3 Adet Yeşil Led

İşlem Basamakları	Öneriler
➤ Öncelikle malzeme sorumlusundan ihtiyacınız olan malzemeleri alınız.	➤ Kullanacağınız malzemelerin sağlamlığını kontrol ediniz.
➤ Malzemeleri Şekil 1.20' deki gibi board üzerine kurunuz.	➤ Board üzerine devreyi kurarken; devreyi kolay takip edebilmek için olabildiğince farklı renklerde teller kullanmaya çalışınız.
➤ Devreyi kontrol ettikten sonra +5V besleme gerilimini uygulayınız.	➤ Devreyi board üzerine kurmayı tamamladıktan sonra tekrar gözle kontrol ediniz. Daha sonra enerji veriniz.
➤ Silme ucunu önce sıfır yapıp sonra tekrar "1"e alınız.	➤ Silme ucunu sıfıra aldığınızda flip-flop'ların çıkışı sıfır olur. 1 aldığınızda devre saymaya hazır hâle geldiğini gözlemleyiniz.
➤ Çıkış ledleri QD, QC, QB, QA durumlarını gözlemleyiniz.	➤ Silme ucunu 0 aldığınızda Çıkış ledlerin hepsi sönmüş olduğunu gözlemleyiniz.
➤ Kontrol girişini "0" alınız. Sayma işlemini gözlemleyiniz.	➤ Kontrol girişi 0 olduğunda sayma yukarı doğru olduğunu gözlemleyiniz.
➤ Kontrol girişini "1" alınız. Sayma işlemini gözlemleyiniz.	➤ Kontrol girişi 1 olduğunda sayma aşağı doğru olduğunu gözlemleyiniz.

UYGULAMA FAALİYETLERİ

Aşağıdaki uygulama faaliyetini yaparak 0–9 (mod 10) asenkron yukarı devresini kurabileceksiniz.

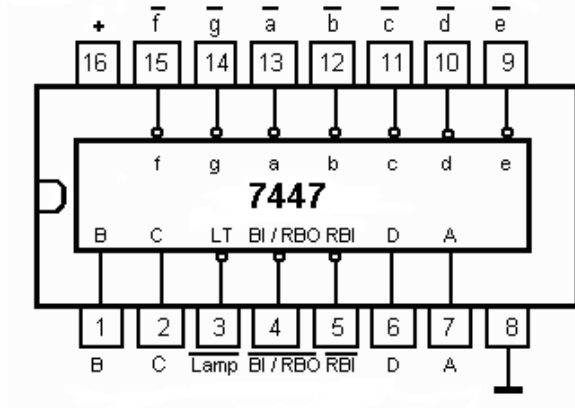
➤ **0’dan –9’a yukarı sayıcı (7447–7490)**



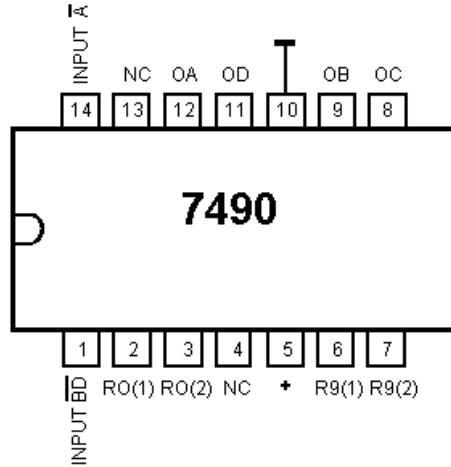
Şekil 1.23: 7490 entegresi ile (0–9) yukarı sayıcı

Bu uygulamada bir Mod 10 yukarı sayıcı gerçekleştireceğiz. Bu devrede kullanacağımız entegrelerden 7490 mod 10 sayıcı entegresidir. Her saat sinyali ile çıkışları 0000’dan 1010’a kadar değişen daha sonra tekrar 0000 olan bir sayıcıdır.

Şu ana kadar hem anlattığımız hem de uyguladığımız tüm sayıcıların çıkışlarını hep 1 ve 0'lardan oluşan ikilik sayılar olarak gördük. Bu uygulamada ise çıkışları bir gösterge sayesinde 0–1–2–3...9 şekline görebileceğiz. Burada kullandığımız 7447 entegresi ikilik formdaki sayıları onluk forma dönüştürüyor. Örneğin, girişlerine 0101 uygulandığında bizim bunu göstergede 5 olarak görebilmemiz için gerekli çevirme işlemini gerçekleştiriyor.



Şekil 1.24: 7447 entegresi iç bağlantısı



Şekil 1.25: 7490 entegresi iç bağlantısı

➤ Malzeme listesi

- 1 Adet Bread Board
- 1 Adet +5 V DC Güç Kaynağı
- 1 Adet Sinyal Jeneratörü (Osilatör)
- 1 Adet 7490 Entegre
- 13 Adet 390 Ω Direnç
- 4 Adet Kırmızı Led
- 1 Adet Yeşil Led
- 1 Adet Ortak Anotlu 7 Parçalı Gösterge

İşlem Basamakları	Öneriler
➤ Öncelikle malzeme sorumlusundan ihtiyacınız olan malzemeleri alınız.	➤ Kullanacağınız malzemelerin sağlamlığını kontrol ediniz.
➤ Malzemeleri Şekil 1.23 'deki gibi board üzerine kurunuz.	➤ Board üzerine devreyi kurarken devreyi kolay takip edebilmek için olabildiğince farklı renklerde teller kullanmaya çalışınız.
➤ Devreye enerji(+5V) veriniz.	➤ Devreyi board üzerine kurmayı tamamladıktan sonra tekrar gözle kontrol ediniz. Daha sonra enerji veriniz.
➤ Devreye saat sinyali uygulayınız.	➤ Devreye saat sinyali uyguladığınızda göstergede bir rakam görünecektir. Bu rakamın BCD karşılığı da ledlerde görünecektir.
➤ Devrenin çalışmasını gözlemleyerek konu hakkında bir rapor hazırlayınız.	➤ Saat sinyali devam ettiği sürece ledler 0000'dan 1001'e kadar sayma işlemi yaparken göstergede 0–9 arasında yukarı yönde sayma işlemi yapacaktır.

KONTROL LİSTESİ

Bu faaliyet kapsamında aşağıda listelenen davranışlardan kazandığınız beceriler için **Evet**, kazanamadıklarınız için **Hayır** kutucuklarına (X) işareti koyarak öğrendiklerinizi kontrol ediniz.

Değerlendirme Ölçütleri		Evet	Hayır
1.	Sayıcıların özelliklerini öğrendiniz mi?		
2.	Kaç çeşit sayıcı vardır ve neye göre sınıflandırıldığını öğrendiniz mi?		
3.	Asenkron sayıcılarda flip flop'ları birbirine bağladınız mı ?		
4.	Asenkron sayıcıların bit sayısına kaç adet flip flop kullanmanız gerektiğini öğrendiniz mi?		
5.	İhtiyacınız olan asenkron sayıcının zaman grafiğini çizip yorumlaya bildiniz mi?		
6.	İhtiyacınız olan asenkron sayıcının doğruluk tablosunu oluşturup yorumlayabildiniz mi ?		
7.	Doğruluk tablosu zaman diyagramı ve lojik devresi arasındaki ilişkiyi kurabildiniz mi?		
8.	Asenkron sayıcılardayukarı sayma ve aşağı sayma kavramlarını öğrendiniz mi?		
9.	Asenkron sayıcılarda J-K flip- flop'ların girişlerini birleştirdiniz mi?		
10.	İş güvenliği tedbirlerine uydunuz mu?		

DEĞERLENDİRME

Değerlendirme sonunda “Hayır” şeklindeki cevaplarınızı bir daha gözden geçiriniz. Kendinizi yeterli görmüyorsanız öğrenme faaliyetini tekrar ediniz. Bütün cevaplarınız “Evet” ise “Ölçme ve Değerlendirme”ye geçiniz.

ÖLÇME VE DEĞERLENDİRME

Aşağıdaki soruları dikkatlice okuyunuz ve doğru seçeneği işaretleyiniz

1. Aşağıdakilerden hangisi 3 bitlik bir asenkron sayıcıda saymanın başlangıcından bitişine kadar geçen süredir(nano saniye)?
A)10
B)20
C)30
D)40
2. Aşağıdakilerden hangisi asenkron sayıcını girişine uygulanan saat sinyalinin üretir?
A)Osilaskop
B)Sinyal jeneratörü
C)Voltmetre
D)Spektrum analizör
3. Aşağıdakilerden hangisi asenkron sayıcını girişine uygulanan saat sinyalidir?
A)Testere
B)Sinüzoidal
C)Kare dalga
D)Üçgen
4. Aşağıdakilerden hangisi asenkron 4 bitlik **yukarı** sayıcıda 1001' den sonraki durumdur?
A)1100
B)1101
C)1011
D)1010
5. Aşağıdakilerden hangisi asenkron 4 bitlik **aşağı** sayıcıda 1101' den sonraki durumdur?
A) 1000
B) 1010
C) 1100
D) 1011
6. Asenkron sayıcılar ile senkron sayıcılar arasındaki **fark** aşağıdakilerden hangisidir?
A) Asenkron sayıcılarda saat sinyali sadece ilk flip flopa uygulanır, senkron sayıcılarda ise tüm flip floplara aynı anda uygulanır.
B) Asenkron sayıcılar sadece yukarı sayma işlemi yapabilir, senkron sayıcılar ise her iki yönde de sayma işlemi yapabilir.
C) Senkron sayıcılar sadece yukarı doğru sayma işlemi yapabilir, asenkron sayıcılar ise her iki yönde sayma işlemi yapabilir.
D) Asenkron sayıcılarda saat sinyali tüm flip flop'lara aynı anda uygulanır, senkron sayıcılarda ise saat sinyali sadece ilk flip flop'a uygulanır.

7. Programlanabilir sayıcılarda, sayma işlemini herhangi bir değerden döndürmenin en pratik yolu için flip-flop'ların hangi girişi kullanılır?
A) Preset
B) Clock
C) Data
D) Clear
8. Aşağıdakilerden hangisi asenkron Mod 10 yukarı sayıcısının **saymadığı** rakamdır?
A) 0101
B) 1010
C) 1000
D) 1001
9. Aşağıdakilerden hangisi 7490 entegresinin özelliklerinden değildir?
A) İki adet bağımsız sayıcı içerir.
B) Birbiriyle farklı bağlantıları sonucu 2'den 10'a kadar bölme işlemleri yapar.
C) Mod – 4 ve Mod – 5 sayıcıları içerir.
D) BCD sayıcıdır.
10. Aşağıdakilerden hangisi 74293 entegresinin özelliklerindendir?
A) İki adet çıkış pini vardır.
B) 4 adet tetikleme girişi vardır.
C) Birbiriyle farklı bağlantıları sonucu 2'den 10'a kadar bölme işlemleri yapar.
D) İçinde VE kapısı mevcuttur.

DEĞERLENDİRME

Cevaplarınızı cevap anahtarıyla karşılaştırınız. Yanlış cevap verdiğiniz ya da cevap verirken tereddüt ettiğiniz sorularla ilgili konuları faaliyete geri dönerek tekrarlayınız. Cevaplarınızın tümü doğru ise bir sonraki öğrenme faaliyetine geçiniz.

ÖĞRENME FAALİYETİ-2

AMAÇ

Senkron sayıcıların çalışmalarını öğrenerek tasarımını ve devresini bread board üzerinde uygulayabileceksiniz.

ARAŞTIRMA

- Sayıcı çeşitlerini araştırınız.
- Senkron sayıcı çeşitlerini araştırınız.
- Yakındaki bir fabrikaya giderek Senkron sayıcıların otomasyon da ne amaçla ve ne şekilde kullanıldığını araştırınız. Araştırma işlemleri için internet ortamı ve sayıcıların kullanıldığı fabrikaları gezmeniz gerekmektedir. Senkron sayıcıların kullanım şekil ve amaçları için ise bu cihazları kontrol eden kişilerden ön bilgi edininiz.

2. SENKRON SAYICILAR

Senkron sayıcılarda asenkron sayıcılardan farklı olarak saat sinyali sadece ilk flip flop'a değil tüm flip flop'lara aynı anda uygulanır. Sistemdeki tüm flip flop'lar aynı anda girişlerindeki sinyalleri işler. Bundan dolayı zaman gecikmesi oluşmaz ve hassas olarak zaman ölçülebilir. Senkron sayıcılarda flip floplara ek olarak kapılarda kullanılır.

- **Senkron sayıcıların karnaugh diyagramlarıyla tasarımı**

Karnaugh diyagramları kullanılarak istenilen modda senkron sayıcı tasarlamak mümkündür. Bunun için önce sayıcının durum diyagramı çıkarılır. Bu diyagramda sayıcı çıkışlarının şimdiki durumu ve bir sonraki durumu gösterilir. Sayıcının şimdiki durumundan bir sonraki durumuna geçebilmesi için flip-flop'ların girişlerine uygulanması gereken lojik değerler kullanılan flip-flop'un geçiş tablosuna bakılarak tespit edilir. Elde edilen bu tablo daha sonra karnaugh diyagramına aktarılarak flip flop'ların girişlerine yapılması gereken bağlantılar bulunur.

Örnek 1: JK flip-flop'lar kullanılarak 3 bitlik MOD-8 senkron sayıcısını tasarlanması:

Sayıcının durum diyagramı çıkartılır.

Q(t)	Q(t+1)	J	K
0	0	0	X
0	1	1	X
1	0	X	1
1	1	X	0

Tablo 2.1: D tipi flip-flop geiş tablosu

Şimdiki Durum			Sonraki Durum			Flip-Flop Girişleri					
A	B	C	A	B	C	Ja	Ka	Jb	Kb	Jc	Kc
0	0	0	0	0	1	0	X	0	X	1	X
0	0	1	0	1	0	0	X	1	X	X	1
0	1	0	0	1	1	0	X	X	0	1	X
0	1	1	1	0	0	1	X	X	1	X	1
1	0	0	1	0	1	X	0	0	X	1	X
1	0	1	1	1	0	X	0	1	X	X	1
1	1	0	1	1	1	X	0	X	0	1	X
1	1	1	0	0	0	X	1	X	1	X	1

Tablo 2.2: Ü bitlik MOD–8 senkron sayıcısının tasarım tablosu

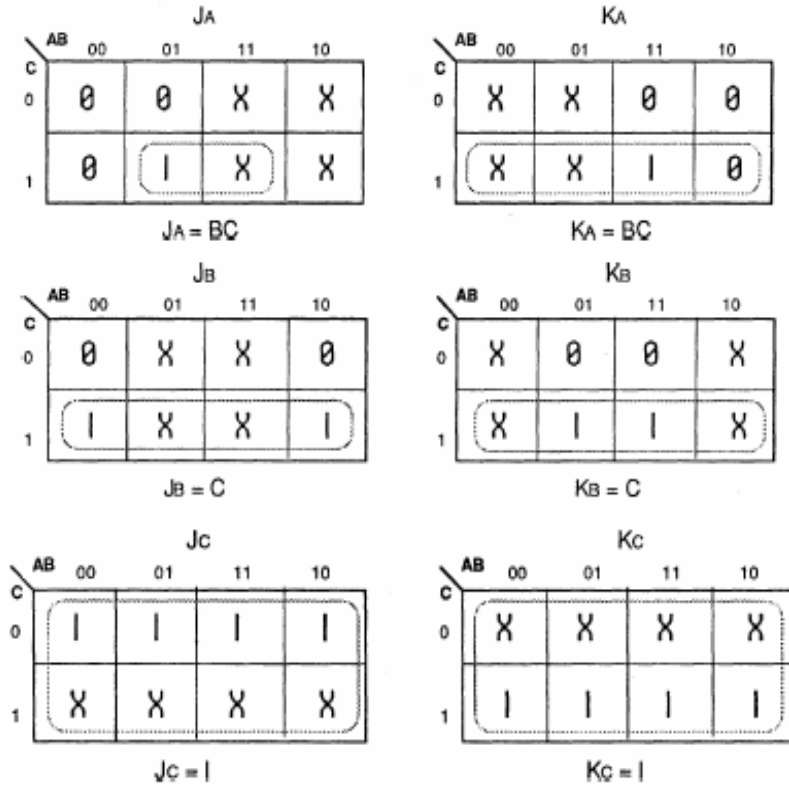
Yukarıdaki tablonun “şimdiki durum” kolonunda 1. satırda A=0, B=0 ve C=0 değeri var, yani sayıcı 000 durumunda. “Sonraki durum” tablosunda ise A=0 ,B=0 ve C=1 var yani sayıcı 001 durumuna geçmiştir. Sayıcının 000 durumundan 001 durumuna geçebilmesi için JK flip-flop'ların J ve K girişlerine uygulanması gereken değeri de yine 1. satırda görölmektedir. Buna göre A flip-flop'u 0'dan yine 0'a geçmiştir. Bunun için JK flip-flop geiş tablosuna bakılır ve J girişine 0 uygulanması gerektiğini ve K girişinde de X (don't care) olduğu için herhangi bir sinyal (0 veya 1) olabileceğini tespit edilir. B flip-flop'u da aynı şekilde 0'dan 0'a geçmiştir. Burada da J girişinde 0, K girişinde X bulunur. Son olarak C flip-flop'u 0'dan 1 durumuna geçmiştir. Bu nedenle J girişinde 1, K girişinde ise X bulunması

gerekıyor. Bütün bu işlemleri her satır için yapıp bütün geişler için flip-flop'ların J ve K girişlerinde hangi değeri bulunması gerektiğini bulunur.

Sıra bulunan bu değeri karnaugh diyagramlarına aktarılmasına geldi. Flipflop'ların her girişi için bir karnaugh diyagramı hazırlanır. Örneğin A flip-flop'unun J girişi için bir

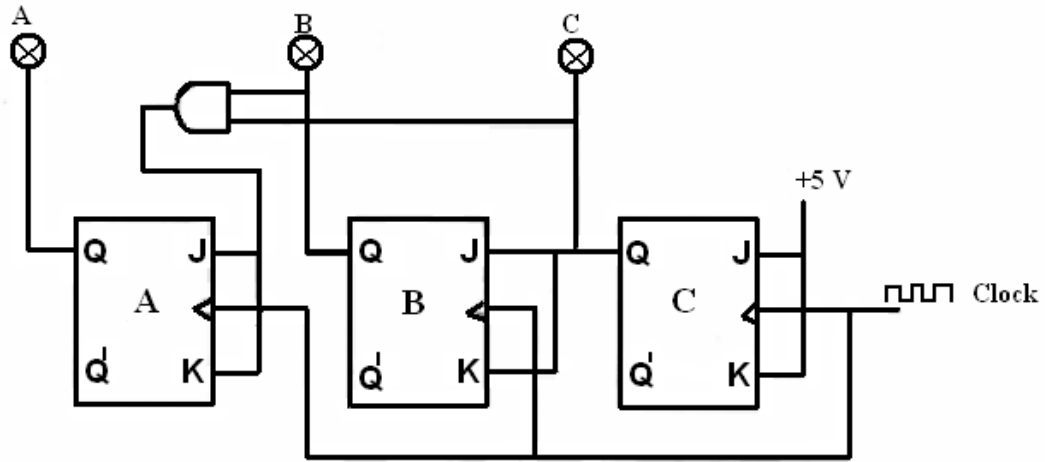
tane K girişı için de bir tane karnaugh diyagramı hazırlanır. Aynı şeyleri B ve C flip-flop'ları için de yapılır. Ja, A flip-flop'unun J girişine bağlanacak devreyi tespit etmek için kullanılan karnaugh diyagramıdır. Ka ise yine A flip-flop'unun K girişine uygulanacak devreyi tespit etmek için kullanılan karnaugh diyagramıdır. İsimlendirme işlemi bu şekilde devam eder. Yukarıdaki tablonun karnaugh haritalarına aktarımı ise şöyledir.

İlk satırı örnek olarak alırsak sayıcı 000 durumundan 001 durumuna geçmektedir. Ja sütununun altında ise 0 değeri mevcuttur. Buna göre Ja'ya ait karnaugh diyagramında 000 numaralı kutuya 0 konur. Sayıcının 001 durumundan 010 durumuna geçtiği satırda ise Ja sütununda yine 0 vardır. O halde Ja'ya ait karnaugh diyagramının 001 numaralı kutusuna da 0 yazılır. Bu şekilde Ja sütununun altındaki değerler Ja'ya ait karnaugh diyagramına aktarılır ve sadeleştirme işleminden sonra A flip-flop'unun J girişine bağlanması gereken devre bulunmuş olur. Aynı işlemler bütün flip-flop'lar için yapılır.



Bütün flip-flop'ların J ve K girişlerine yapılması gereken bağlantılar bulundu. Örneğin $J_A=BC$ olarak elde edildi. Sonuç olarak A flip-flopunun J girişine B ve C flip flop'larının çıkışları bir VE kapısından geçirildikten sonra uygulanacaktır. Yine $K_A=BC$ olarak bulunduğu göre A flip-flopunun K girişı için de durum aynıdır. Bundan başka $J_B=C$ olarak bulundu. B flip-flopunun J girişine C flip-flopunun çıkışının uygulanması gerekir. K_B için de durum aynıdır. Yine $J_C=1$ ve $K_C=1$ olarak bulunduğu göre C flip flopunun J ve K girişleri birleştirilecek ve buraya lojik 1 seviyesi uygulanacaktır.

Aşağıda, bu tasarladığımız 3 bitlik MOD-8 senkron sayıcısı görülmektedir.



Şekil 2.1: Üç bitlik MOD-8 senkron sayıcı

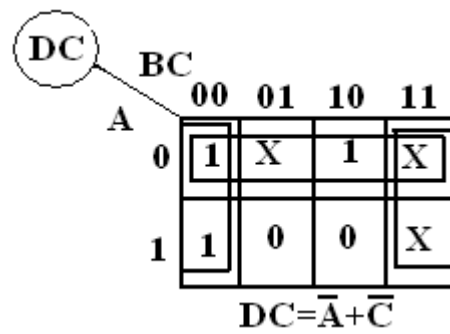
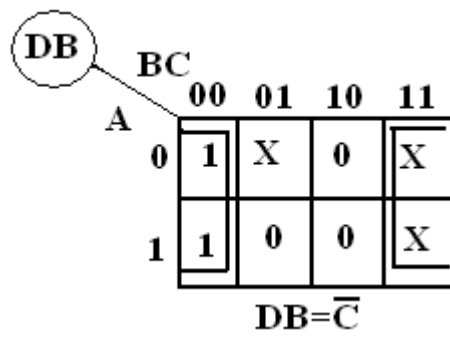
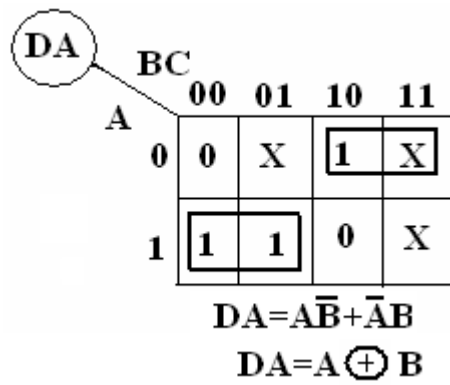
Örnek 2: (0-3-5-4-7) sırasında sayıp başa dönen bir sayıcıyı D tipi flip – floplar kullanarak tasarlayınız.

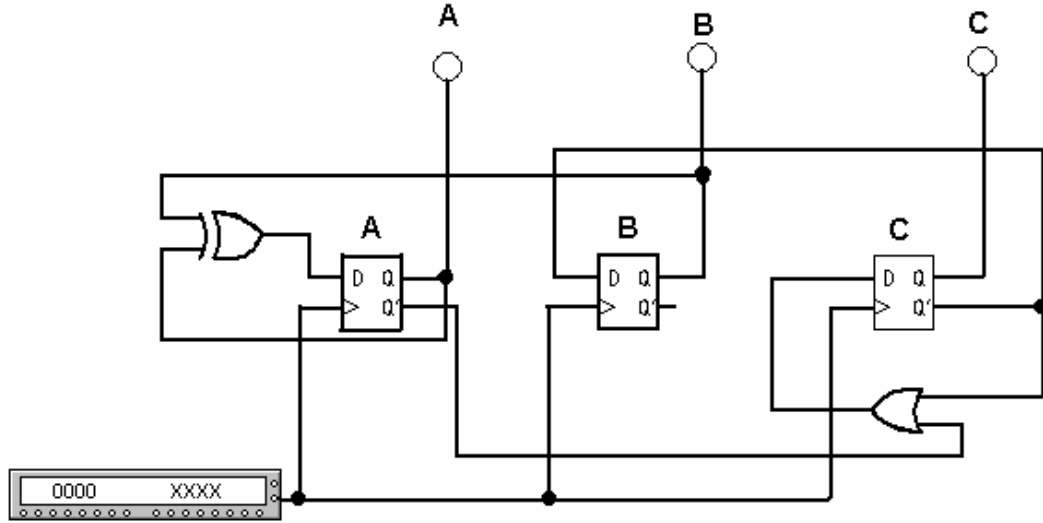
Q (t)	Q (t+1)	D
0	0	0
0	1	1
1	0	0
1	1	1

Tablo 2.3: D tipi flip-flopgeçiş tablosu

Şimdiki durum			Sonraki durum			Flip-Flop Girişleri		
A	B	C	A	B	C	D A	D B	D C
0	0	0	0	1	1	0	1	1
0	1	1	1	0	1	1	0	1
1	0	1	1	0	0	1	0	0
1	0	0	1	1	1	1	1	1
1	1	1	0	0	0	0	0	0

Tablo2.4: (0-3-5-4-7) sırasında sayan senkron sayıcısının tasarım tablosu

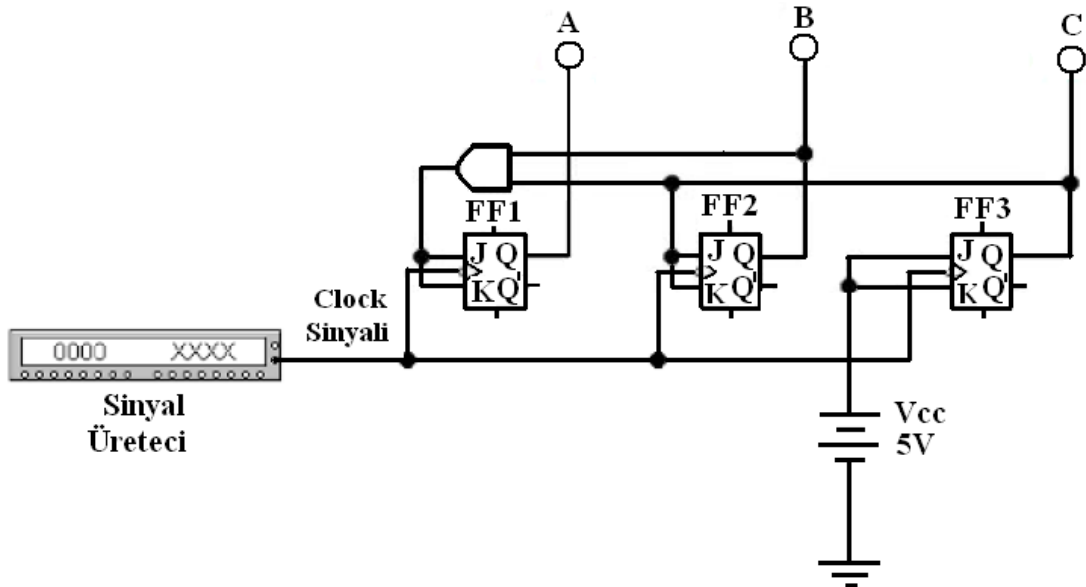




Şekil 2.2: (0-3-5-4-7) sırasında sayan senkron sayıcı devresi

2.1. Senkron Yukarı Sayıcılar

2.1.1. Üç Bitlik Senkron Yukarı Sayıcı



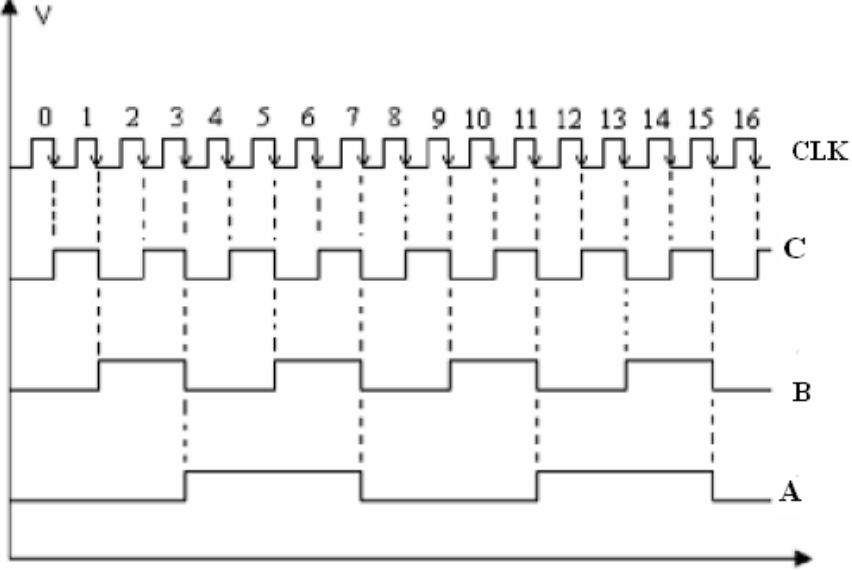
Şekil 2.3: Üç bitlik senkron yukarı sayıcı devresi

Üç bitlik senkron yukarı sayıcı 000'dan başlayıp 111'e kadar sayma işlemi yapar. Senkron üç bitlik sayıcı devresinin çalışmasını açıklarken öncelikle saat sinyali uygulanmadığı andan başlamalıyız. Şekil 2.3'te görüldüğü gibi sadece FF3'e +5 V

uygulanmış durumdadır. Bundan dolayı her saat sinyali ile A çıkışı konum değiştirecektir. Burada C en küçük basamak A ise en büyük basamaktır.

İlk saat sinyali ile birlikte FF3'ün Q çıkışı konum değiştirerek A çıkışı 0 iken 1 olur. Bu çıkış aynı zamanda FF2'nin J ve K girişlerine uygulanır. Bu FF2'nin ikinci saat sinyali ile 0 iken 1 olmasını sağlarken aynı zamanda C çıkışının da 0 olmasını sağlar. Üçüncü saat sinyali ile C çıkışı tekrar 1 olur fakat FF2'nin girişlerinde üçüncü saat sinyalinden önce 0 bilgisi olduğu için konum değiştirmez 1 olarak kalmaya devam eder. Üçüncü saat sinyali sonunda C çıkışı ve B çıkışı 1 olduğundan devredeki AND kapısının çıkışı 1 olur ve bu durum FF1'in girişlerine uygulanır. Dördüncü saat sinyali ile A çıkışı 1 olurken B ve C çıkışları 0 olur.

Bundan sonraki üç saat sinyallinde ise ilk üç durum tekrarlanır ve A, B ve C çıkışları 1 olur. Bir sonraki saat sinyali ile üçü de 0 durumunu alır ve bu şekilde sayma işlemi devam eder. Şekil 2.4'te devrenin zaman diyagramı ve Tablo 2.5'te ise doğruluk tablosu verilmiştir.



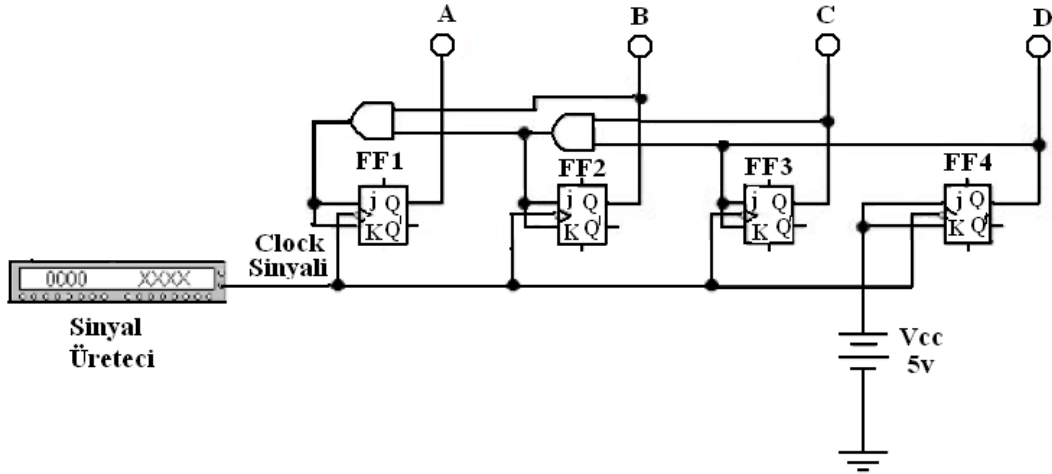
Şekil 2.4: Üç bitlik senkron yukarı sayıcı zaman diyagramı

CLK	Çıkışlar		
	A	B	C
0	0	0	0
1	0	0	1
2	0	1	0
3	0	1	1
4	1	0	0
5	1	0	1
6	1	1	0
7	1	1	1

Tablo 2.5: Üç bitlik senkron yukarı sayıcı doğruluk tablosu

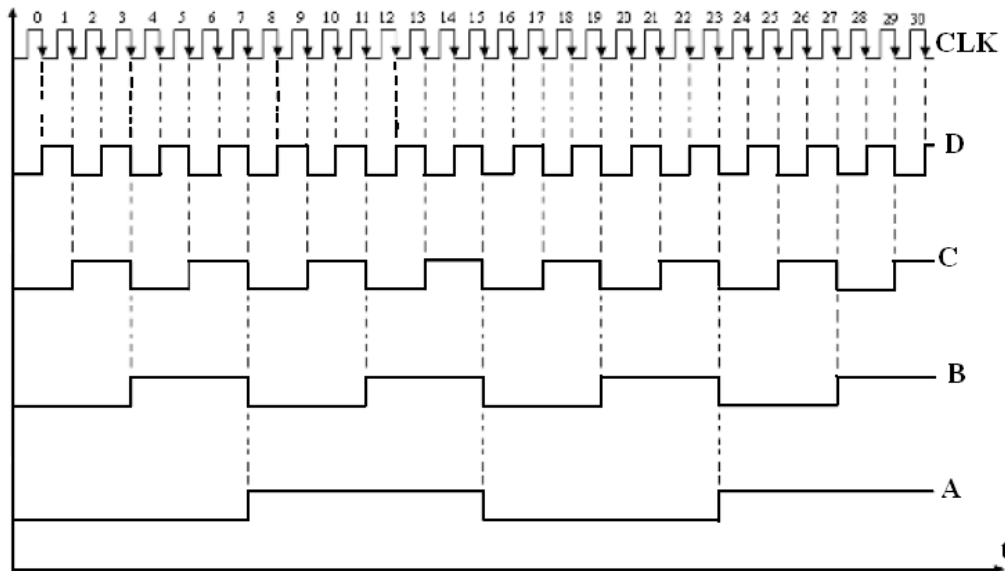
2.1.2. Dört Bitlik Senkron Yukarı Sayıcı

Dört bitlik senkron sayıcı 0000'dan başlayıp 1111'e kadar sayma işlemi yapar. Çalışma prensibi üç bitlik senkron sayıcıya benzer. Üç bitlik senkron sayıcıda en büyük basamağı 1 durumuna getirmek için ondan önceki iki basamağın 1 olması gerekiyordu. Bu durum da bir AND kapısı ile sağlanmıştı. Dört bitlik sayıcıda gene aynı esas üzerine kurulur.



Şekil2.5:Dört bitlik senkron yukarı sayıcı devresi

En büyük basamağın 1 olması için ilk üç basamağın 1 olması gerekir. Bu da üç bitlik sayıcıya bir AND kapısı ve bir flip flop eklenerek sağlanabilir. Şekil 2.5'te dört bitlik senkron sayıcı devrenin şekli, Şekil 2.6'da zaman diyagramı ve Tablo 2.6'da doğruluk tablosu verilmiştir.



Şekil 2.6:Dört bitlik senkron yukarı sayıcı zaman diyagramı

CLK	Çıkışlar			
	A	B	C	D
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	1	0	1	0
11	1	0	1	1
12	1	1	0	0
13	1	1	0	1
14	1	1	1	0
15	1	1	1	1

Tablo 2.6: Dört bitlik senkron yukarı sayıcı doğruluk tablosu

2.2. Senkron Aşağı Sayıcılar

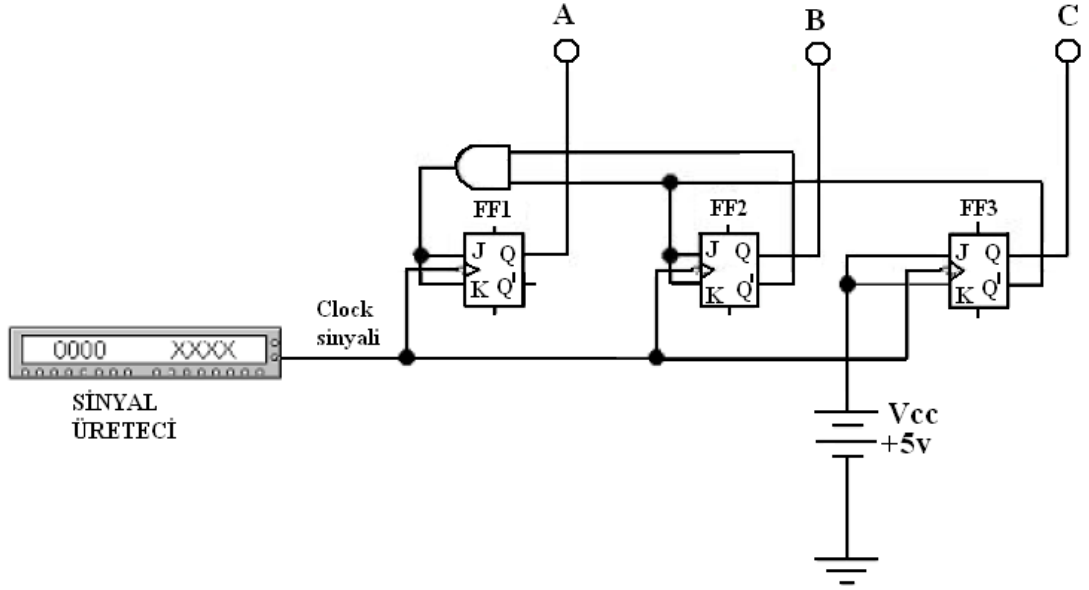
2.2.1. Üç Bitlik Senkron Aşağı Sayıcı

Senkron üç bitlik aşağı sayıcı 111’başlayıp 000’a kadar sayma işlemi yapan sayıcılardır. Senkron sayıcıların çalışmasında alt basamaktan üst basamağa doğru beslemeyi Q çıkışından değil de Q’ çıkışından yaparsak sayma işlemi 111’den başlayarak geriye doğru ilerler. 000’a ulaşıncı tekrar 111 olur ve bu şekilde döngü devam eder.

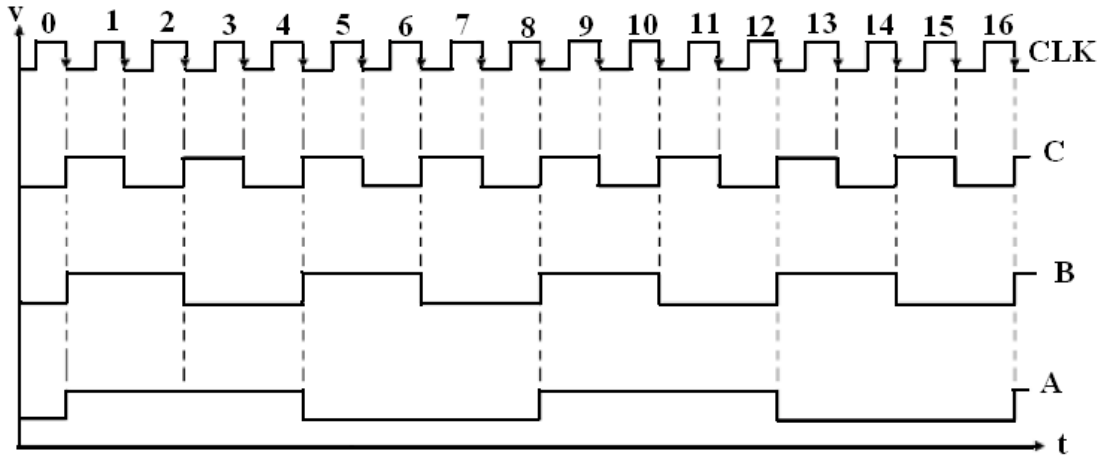
Bu devrenin çalışmasını açıklayacak olursak öncelikle saat sinyali verilmeden önceki durumu incelememiz gerekir. İlk saat sinyali verilmeden önce flip flopların Q çıkışı 0, Q’ çıkışı 1 olduğu durumdur. Bu durumda ilk saat sinyalinden önce tüm flip flopların JK bacaklarına 1 bilgisi ulaşmış durumdadır. Yani 0 olan Q çıkışları 1 olmaya hazır hâlde beklemektedir. İlk saat sinyali ile beraber tüm flip flopların Q çıkışı 1 olur. Q’ çıkışları da 0 olur. Bu aşamadan sonra her saat sinyali ile FF3 konum değiştirir. Bu konum değiştirme FF2 yi her iki sinyalde bir, FF3’ünde her dört sinyalde bir konum değiştirmesine sebep olur.

Bu değişimler sonucu 111’den başlayan sayıcı devresi 000’a ulaşınca kadar sayma işlemine devam eder. Bir sonraki saat sinyali ile tekrar 111 olarak sayma işlemi devam edecektir.

JK flip flopların bağlanış biçimi Şekil 2.7’de, zaman diyagramı Şekil 2.8’de ve doğruluk tablosu Tablo 2.7’de verilmiştir.



Şekil 2.7: Üç bitlik senkron aşağı sayıcı devresi



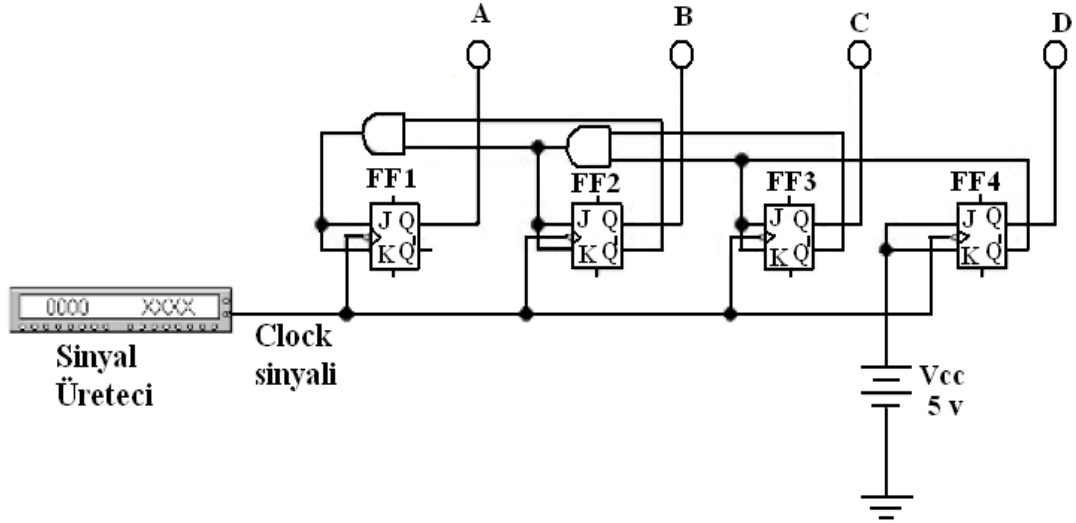
Şekil 2.8 : Üç bitlik senkron aşağı sayıcı zaman diyagramı

CLK	Çıkışlar		
	A	B	C
0	1	1	1
1	1	1	0
2	1	0	1
3	1	0	0
4	0	1	1
5	0	1	0
6	0	0	1
7	0	0	0

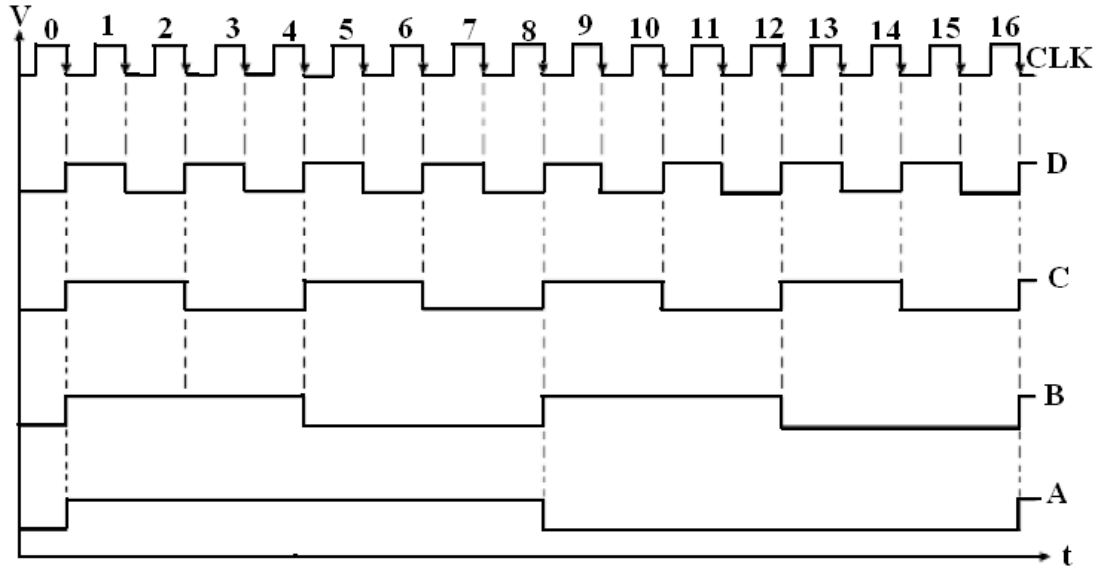
Tablo 2.7: Üç bitlik senkron aşağı sayıcı doğruluk tablosu

2.2.2. Dört Bitlik Senkron Aşağı Sayıcı

Dört bitlik senkron geri sayıcı 1111'den başlayarak 0000'a kadar geriye doğru sayma işlemi yapabilmektedir. Çalışması üç bitlik ile yaklaşık aynıdır. Devre şeması Şekil 2.9 'da, zaman diyagramı Şekil 2.10'da ve doğruluk tablosu Tablo 2.8'de verilmiştir.



Şekil 2.9: Dört bitlik senkron aşağı sayıcı devresi



Şekil 2.10: Dört bitlik senkron aşağı sayıcı zaman diyagramı

CLK	Çıkışlar			
	A	B	C	D
0	1	1	1	1
1	1	1	1	0
2	1	1	0	1
3	1	1	0	0
4	1	0	1	1
5	1	0	1	0
6	1	0	0	1
7	1	0	0	0
8	0	1	1	1
9	0	1	1	0
10	0	1	0	1
11	0	1	0	0
12	0	0	1	1
13	0	0	1	0
14	0	0	0	1
15	0	0	0	0

Tablo 2.8: Dört bitlik senkron aşağı sayıcı doğruluk tablosu

2.2.2.1. Ön Kurmalı Sayıcılar (Presetlemeli Sayıcılar)

Belirli bir değerden başlatılarak aşağı veya yukarı doğru sayma işlemi yapan devreler, ‘Ön kurmalı sayıcılar’ veya ‘presetlemeli sayıcılar’ olarak isimlendirilir.

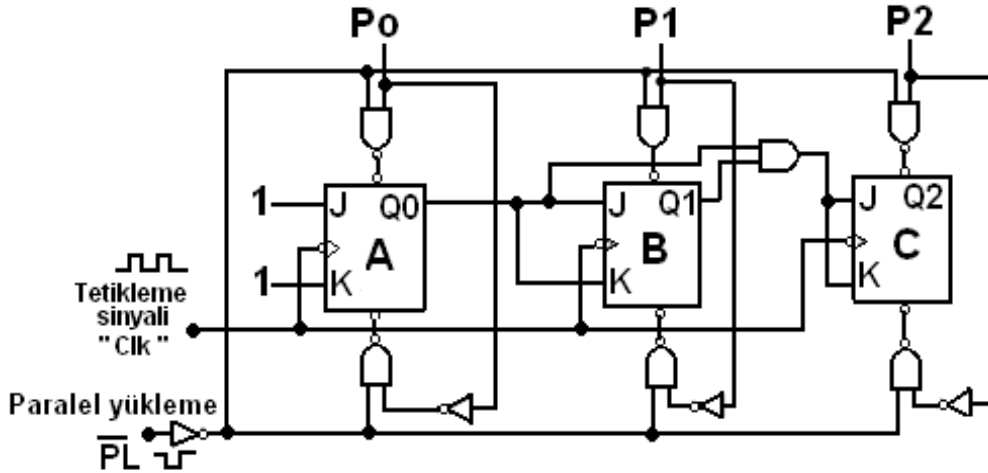
Senkron sayıcı entegrelerinin birçoğu, sayma işleminin belirli bir değerden başlamasını sağlayan önkurma (preset) girişine sahiptir. Önkurma işlemi, tetikleme sinyalinden bağımsız olarak veya tetikleme sinyali ile eşzamanlı olarak gerçekleştirilebilir. Önkurma işlemi aynı zamanda ‘sayıcının yüklenmesi’ (loading) olarak da adlandırılır.

Şekil 2.11’de J, K ve Clk girişlerinin senkron çalışmayı sağlayacak şekilde bağlandığı, üç bitlik senkron yukarı sayıcı devresi görülmektedir. Devredeki kurma ve sıfırlama girişleri, asenkron ön kurma işlemini gerçekleştirebilecek şekilde bağlanmıştır.

Sayıcı devresine istenilen sayının yüklenmesi işlemi; P0, P1, P2 paralel girişlerine yüklenmek istenen bilginin ve ‘PL’ paralel yükleme girişine ‘0’ değerinin uygulanması ile gerçekleştirilir. Bu işlem ile; P0, P1 ve P2’ye uygulanan bilgiler sırasıyla A, B ve C FF’lerine aktarılır.

Bilgi aktarma işlemi; J, K ve ‘Clk’ girişlerinden bağımsız olarak gerçekleştirilir. Çünkü PL girişi ‘0’ olduğu sürece ‘Clk’ girişi etkisizdir. PL’nin ‘1’ değerine dönmesi ile ‘Clk’ aktif hâle gelir ve sayıcı kurulan sayma değerinden itibaren saymaya başlar. Örneğin; P2=1, P1=0, P0=1 ve PL=1 iken paralel girişlerin sayıcı devresine hiçbir etkisi yoktur ve ‘Clk’ sinyalleri ile sayıcı devresi sayma işlemini gerçekleştirir. PL girişine ‘0’ uygulanması ile, sayıcının durumuna bakılmaksızın FF’ler Q2=1, Q1=0, Q0=1 değerlerine kurulur. PL’nin ‘1’ değerine dönmesi ile sayıcı 101’den başlayarak sayma işlemine devam eder.

Önkurma işlemini gerçekleştirecek çok sayıda TTL ve CMOS entegresi bulunmaktadır. 74190, 74191, 74HC192, 74HC193 entegreleri bunlardan birkaçıdır.



Şekil 2.11: 3 bitlik ön kurmalı senkron sayıcı

2.3. Entegre Tipi Senkron Sayıcılar

Asenkron entegre sayıcılar, 0’dan başlayarak sayma işlemi yapma amacıyla kullanılmaktadır. Sayıcı devresinde ön kurma işleminin gerektiği durumlarda ön kurmalı sayıcı entegrelerinden faydalanılır. Ön kurma prensibi ile çalışan entegrelere örnek olarak TTL 74160, 74161, 74163, 74193 ve CMOS 74HC162, 74HC163 entegreleri verilebilir. Bu

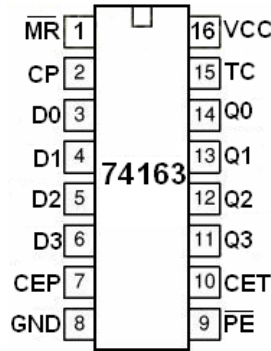
entegreler senkron sayıcı entegreleridir.74192 ve 74191 programlanabilir senkron entegrelerdir.

2.3.1. 74163 Entegresi

74160,74161,74162,74163 entegrelerinin pin bağlantıları aynıdır. 74160,74162 decimal sayıcı entegreleridir.74161,74163 Senkron paralel yüklemeli binary sayıcı entegreleridir.

74LS163A ikilik senkron sayıcı olarak üretilmiş bir tümdevredir.Şekil 2.12’de entegrenin bacak tanımlaması yapılmıştır. Bu entegrenin özelliklerinden biri sayıcı başlangıç değeri olarak sayıcının sayma aralığında herhangi bir sayıya ayarlanabilir. Bu işlem için paralel veri girişlerine istenilen sayı, PE girişine de bir DÜŞÜK seviye (sıfır) uygulanmalıdır. Bu işlem sonrası bir sonraki “clock pals”de girilen bu değer sayıcının çıkış durumu olacaktır.

Aktif DÜŞÜK (sıfır) MR girişi tüm Flip-Flopları sıfırlar. İki adet IZIN girişi, CEP ve CET sayıcının normal sırada sayabilmesi için yüksek’te tutulmalıdır. Kaskat bağlama sırasında bir üst basamağa izin vermek için bu IZIN girişleri kullanılacaktır. TC çıkışı ise sayma değeri en büyük duruma ulaştığında bir YÜKSEK seviyeli durum üretir. Bu sayıcı için en büyük sayma durumu $(1111)_2$, yani onluk 15’dir.



Şekil 2.12: Entegrenin bacak tanımlaması

PİN NU.	SEMBOL	İSİM VE FONKSİYON
1	MR	Asenkron master reset (active low), silme ucu
2	CP	Clock girişi (0-1’e pozitif kenar)
3,4,5,6	D0....D3	Data girişleri
7	CEP	Count enable input(saymayı mümkün kılma girişi)
8	GND	Toprak (0 volt)
9	PE	Paralel enable input (active low) , yükleme ucu
10	CET	Count enable carry input , elde ucu
11,12,13,14	Q0....Q3	F/Çıkışları
15	TC	Terminal count output , elde çıkışı
16	VCC	Pozitif kaynak voltajı

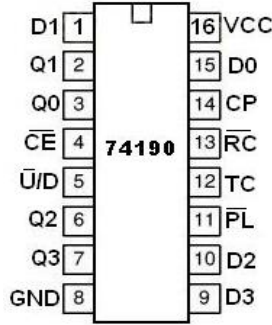
Tablo 2.9 : Pin tanımlaması

2.3.2. 74190 Entegresi

74190,74191,74192 entegrelerinin bacak bağlantıları aynıdır. 74190,74192 bir senkron yukarı/aşağı BCD sayıcıdır.

74191 iki yönlü senkron sayıcı bir entegredir. Bu entegrede sayma işlemi aşağı (down) veya yukarı (up) yapılabildiği gibi mod kontrolü (alabileceği durum sayısı) yapılabilmektedir. Sayma için (Enable) yetki girişinin "0" da olması gerekir. Yetki girişi "1" ise sayma engellenir. Flip-floplar pozitif giden saat darbeleri ile tetiklenir. Sayma yönü aşağı/yukarı (down/up) girişindeki seviye ile belirlenir. Bu giriş "0" ise yukarı sayma, "1" ise aşağı sayma gerçekleşir.

Sayıcılar tam programlıdır. Yük (load) girişindeki "0" seviyeli bir durum ile bilgi girişlerindeki (Data Inputs) durumlara göre sayıcı önceden herhangi bir konuma set edilebilir (Preset girişleri ile). Bu sayıcıda max/min çıkış ve dalgalı saat çıkışlarında mevcuttur. Sayıcının son çıkışı maksimum sayma veya minimum saymada "1" seviyeli çıkış yapar. Dalgalı saat (Ripple clock) çıkışı bu durumda "0" seviyeli çıkış verir. Bu çıkış bir başka sayıcının yetki girişine bağlanarak kaskat bağlama işlemleri gerçekleştirilebilir. Bu durumda kaskat bağlı sayıcıların saat girişleri paralel olmalıdır. Maksimum/minimum sayma çıkışı yüksek hızlı çalışmalar için kullanılır.



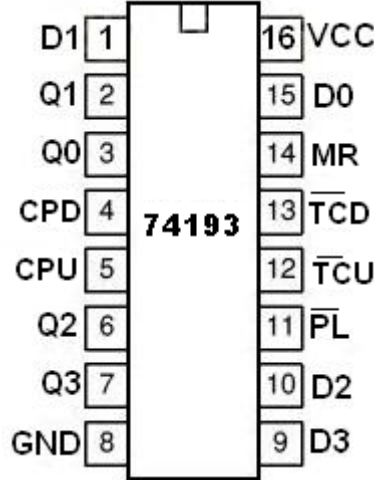
Şekil 2.13: Entegrenin bacak tanımlaması

PİN NU.	SEMBOL	İSİM VE FONKSİYON
3,2,6,7	Q0....Q3	F/F çıkışları
4	CE	Saymayı mümkün kılma girişi
5	U/D	UP/DOWN(yukarı/aşağı) giriş
8	GND	Toprak (0 volt)
11	PL	Paralel enable input (active low) , yükleme ucu
12	TC	Terminal sayma çıkışı
13	RC	Ripple clock çıkışı (aktif low)
14	CP	Clock girişi (0-1'e pozitif kenar)
1,9,10,15	D0....D3	Data girişleri
16	VCC	Pozitif kaynak voltajı

Tablo 2.10 : Pin tanımlaması

2.3.3. 74193 Entegresi

İstenen sayıda aşağı (down) / yukarı (up) sayabilen devrelere programlanabilir sayıcılar denir. 74193 entegresi; programlanabilir asenkron ana sıfırlama ve asenkron ön kurma özelliklerine sahip, senkron saymalı yukarı / aşağı sayıcı elemanıdır.



Şekil 2.14: Entegrenin bacak tanımlaması

PİN NU.	SEMBOL	İSİM VE FONKSİYON
3,2,6,7	Q0....Q3	F/F çıkışları
4	CPD	Aşağı sayma clock girişi
5	CPU	Yukarı sayma clock girişi
8	GND	Toprak (0 volt)
11	PL (Load)	Asenkron paralel Preset girişi
12	TCU	Yukarı sayma elde çıkışı
13	TCD	Aşağı sayma elde çıkışı
14	MR	Asenkron ana reset girişi
1,9,10,15	D0....D3	Data girişleri
16	VCC	Pozitif kaynak voltajı

Tablo 2.11: Pin açıklaması

Entegrede “clock palsi”nin yükselen kenarlarından sayma işlemi olur. Clock palsi 5 nu.lı ayağa bağlanırsa yukarı,4 nu.lı ayağa bağlanırsa aşağı sayar. Yukarı sayma işleminde 15’ten 0’a geçerken elde çıkışı (ayak 12) ;aşağı sayma işleminde 0’dan 15’e geçerken borç çıkışı (ayak 13) clk palsinin alçalan kenarından yükselen kenarına kadar geçen süre boyunca 1’den 0’a düşer.

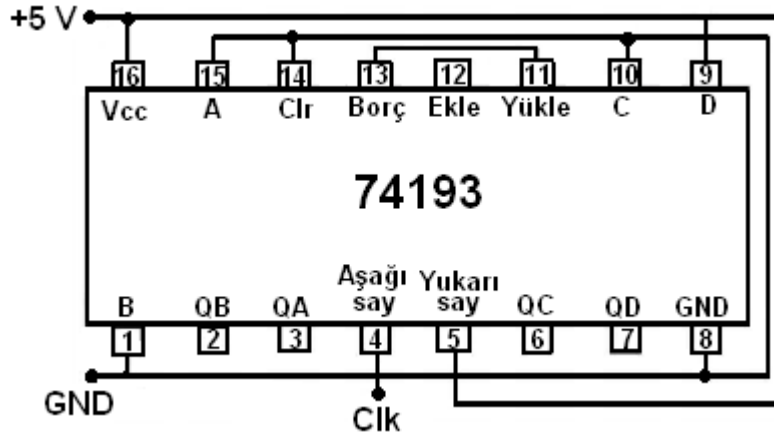
İstenen bir sayıdan itibaren aşağı ya da yukarı saydırma işlemi yapmak için data girişlerine (9.10.1.15 nolu ayaklar) istenilen sayının binary karşılığı uygulanır. Yani 5’ten sonra sayması isteniyorsa 0101 bilgisi uygulanır. Load (yükle) girişine (ayak 11) “0” verilir. Bu durumda giriş bilgileri çıkışa aktarılır. Entegre devrenin bu pozisyonu

bozulmadan “clock pulsı” ayak 5’e bağlanırsa yukarı sayıcı, ayak 4’e bağlanırsa aşağı sayıcı olarak çalışır. Yani çıkışında yüklü olan sayı, sayıcının sınırını belirler.

Yukarı sayma işleminde 15’ten 0’a geçerken elde çıkışı; aşağı sayma işleminde 0’dan 15’e geçerken borç çıkışı, load girişine bağlanır. Çünkü bu çıkışlar (ayak 12ve 13) “0”olduğunda load yapılır. Yani data uçlarındaki sayının binary karşılığı tekrar çıkışa aktarılır. Böylece sayma işlemi programlı olarak tekrarlanır.

Eğer entegre programsız yani mod 16 sayıcı olarak çalışması isteniyorsa load boş bırakılır veya lojik “1” uygulanır. Bilindiği gibi TTL entegreler boş uçları “1” olarak algılar.

Şekil 2.15 ‘te 74193 entegresinin mod 9 sayıcı olarak çalışmasını sağlayan bağlantı yapılmıştır. Bu şekilde çalışmada çıkışlar 8,7,6,5,4,3,2,1,0 şeklinde olmalıdır. Bu ayar için Data girişlerine $(1000)_2$ verisi yüklenmelidir. Aşağı sayıcı olarak sürekli çalışması için clock pulsı aşağı say girişine (ayak 4) bağlanmasıyla beraber , borç çıkışı (ayak 13), yükle (ayak 11) girişine bağlanır.

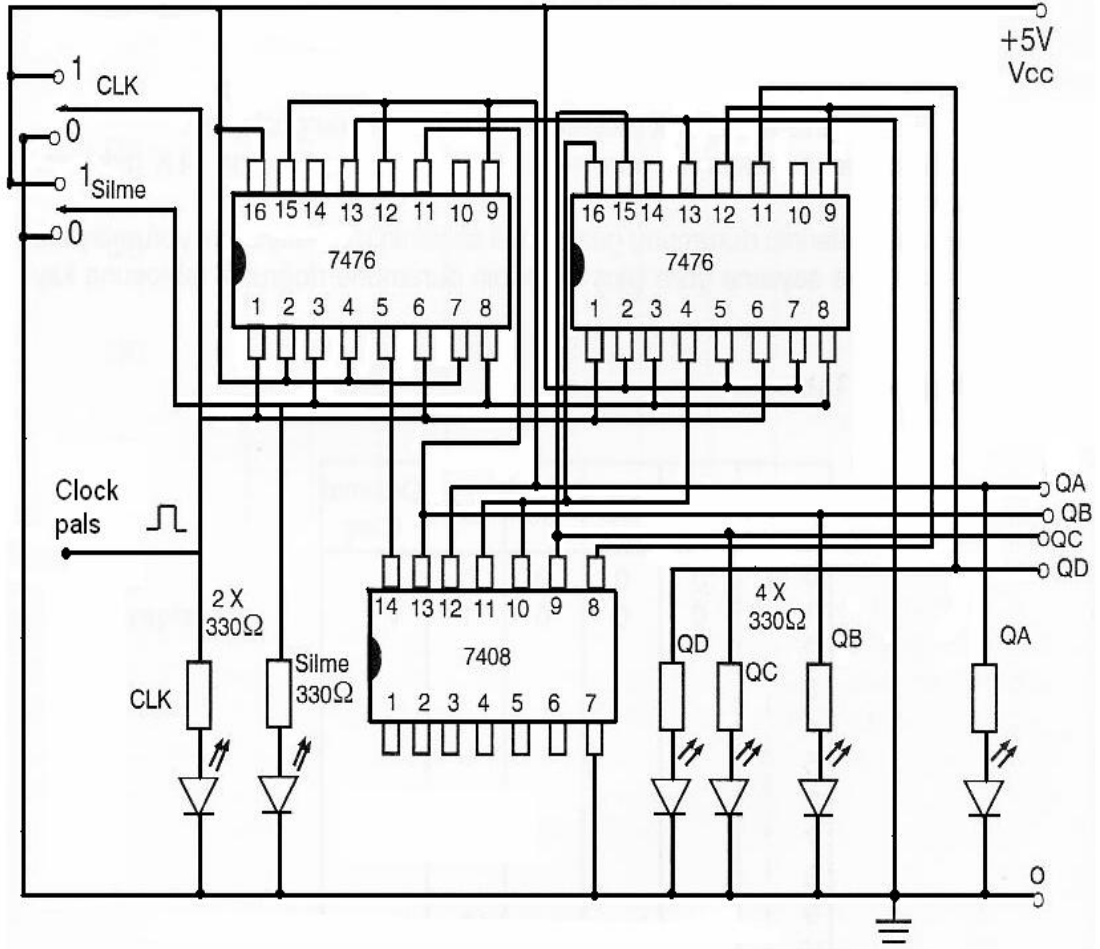


Şekil 2.15: Mod 9 programlı aşağı sayıcı devresi

UYGULAMA FAALİYETLERİ

Aşağıdaki uygulama faaliyetini yaparak senkron yukarı sayıcı devrelerini kurabileceksiniz.

➤ Senkron binary yukarı sayıcı devresi(7476–7408)



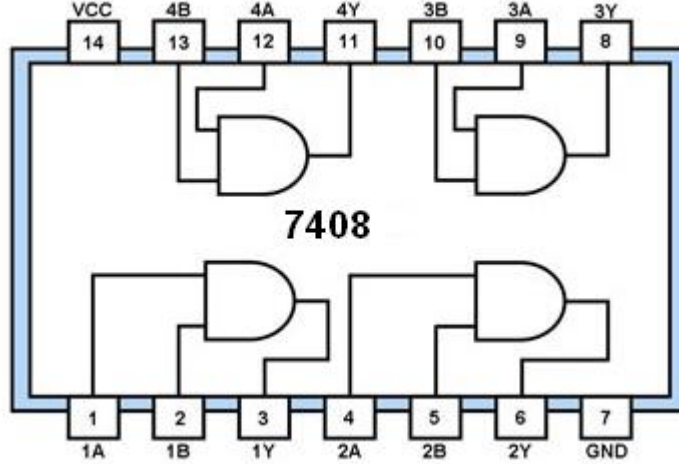
Şekil 2.16: Senkron yukarı sayıcı devresi

Birinci flip-flop Toggle modunda çalışacak şekilde düzenlenmiştir. Bu flip-flopa her CLK palsi geldiğinde konum değişecektir. Diğer flip-flopların J ve K girişlerine gelen pals “ 1 “ olduğunda Toggle modunda çalışmaktadır. J ve K girişleri “ 0 “ olduğunda ise CLK darbesinin 0 veya 1 olması çıkışı değiştirmez.

➤ **Malzeme listesi**

- 1 Adet Bread Board
- 1 Adet +5 V DC Güç Kaynağı

- 1 Adet Sinyal Jenaratörü (Osilatör)
- 2 Adet 7476 Entegre
- 1 Adet 708 Entegre
- 6 Adet 390 Ω Direnç
- 4 Adet Kırmızı Led
- 2 Adet Yeşil Led



Şekil 2.17: 7408 entegresi VE kapı entegresinin iç yapısı

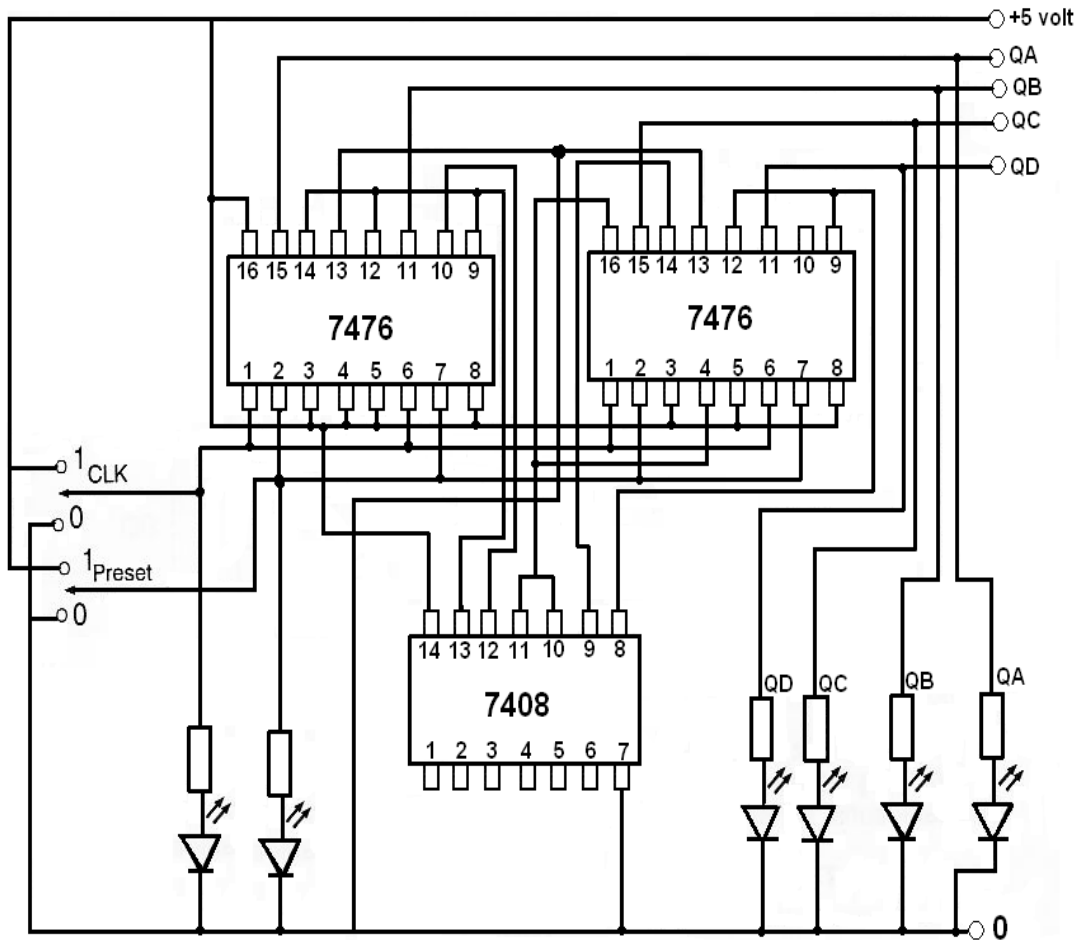
İşlem Basamakları	Öneriler
➤ Öncelikle malzeme sorumlusundan ihtiyacınız olan malzemeleri alınız.	➤ Kullanacağınız malzemelerin sağlamlığını kontrol ediniz.
➤ Malzemeleri Şekil 2.16 'daki gibi board üzerine kurunuz.	➤ Board üzerine devreyi kurarken; devreyi kolay takip edebilmek için olabildiğince farklı renklerde teller kullanmaya çalışınız.
➤ Devreye enerji(+5V) veriniz.	➤ Devreyi board üzerine kurmayı tamamladıktan sonra tekrar gözle kontrol ediniz. Daha sonra enerji veriniz.
➤ Silme ucunu sıfırlayarak çıkıştaki ledlerin durumunu gözlemleyiniz .	➤ Silme ucunu aktif yapmak için sıfır veriniz.
➤ Silme ucunu tekrar 1'e vererek CLK sinyalini flip-flopların CLK girişlerine uygulayınız.	➤ Silme ucuna 1 vererek clk sinyali uyguladığınızda sayma gerçekleşecektir.
➤ Çıkış ledleri QD, QC, QB, QA durumlarını gözlemleyiniz.	➤ Bu uygulamada yaptığımız devrenin açık görüntüsü, zaman diyagramı ve doğruluk tablosu ayrıntılı olarak dört bitlik senkron yukarı sayıcı konusunda gösterilmiştir.

UYGULAMA FAALİYETLERİ

Aşağıdaki uygulama faaliyetini yaparak senkron aşağı sayıcı devrelerini kurabileceksiniz.

➤ Senkron binary aşağı sayıcı devresi(7476–7408)

Senkron yukarı sayıcıda ilk andan silme ucu ile bütün flip-flop'lar sıfırlanırken senkron aşağı sayıcıda ilk anda Preset girişi aktif yapılarak(sıfırda aktif) bütün flip-flop'ların çıkışları "1"yapılmaktadır. Devrenin ek kapı girişleri de flip-flop'ların Q değil çıkışlarından alınmaktadır. Birinci flip-flop'un J ve K girişleri +5 volta bağlanmıştır. CLK palsi bütün flip-flop'ların CLK girişlerine aynı anda uygulandığında başlangıçta hepsinin çıkışları "1"yapılmış flip-flop'lar geri sayıma başlar.



Şekil 2.18: Senkron aşağı sayıcı devresi

➤ Malzeme listesi

1 Adet Bread Board

1 Adet +5 V DC Güç Kaynağı
1 Adet Sinyal Jeneratörü (Osilatör)
2 Adet 7476 Entegre
1 Adet 708 Entegre
6 Adet 390 Ω Direnç
4 Adet Kırmızı Led
2 Adet Yeşil Led

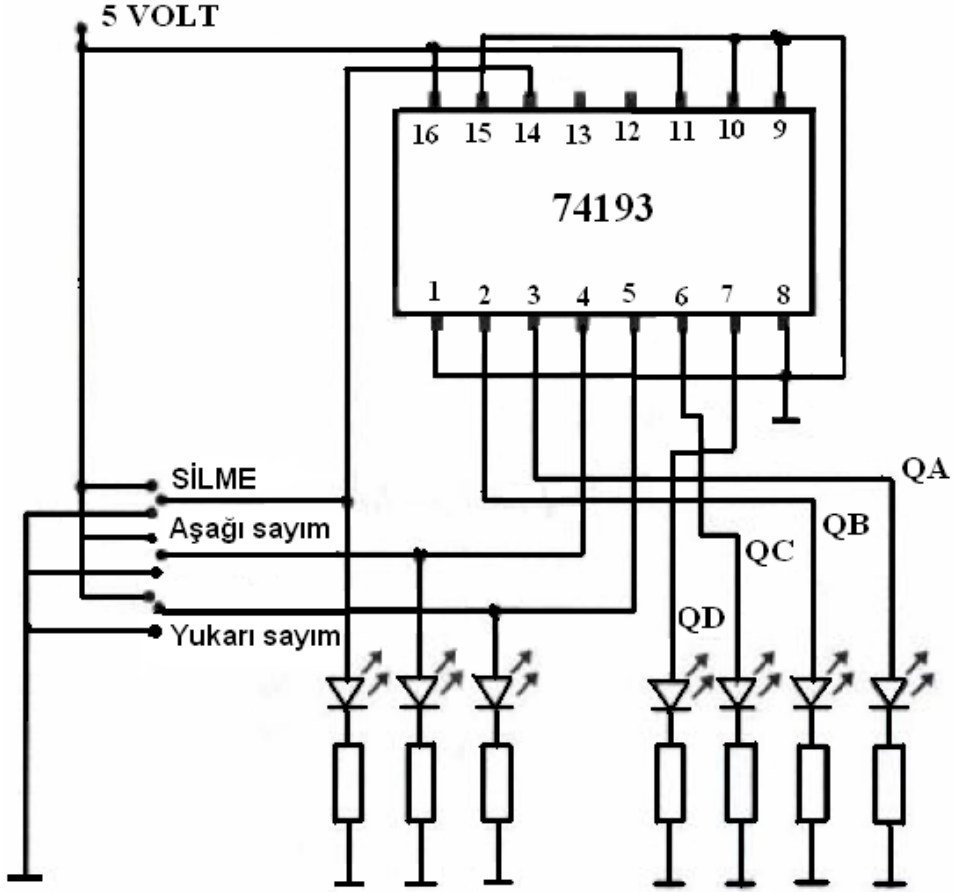
İşlem Basamakları	Öneriler
➤ Öncelikle malzeme sorumlusundan ihtiyacınız olan malzemeleri alınız.	➤ Kullanacağınız malzemelerin sağlamlığını kontrol ediniz.
➤ Malzemeleri Şekil 2.18 'deki gibi board üzerine kurunuz.	➤ Board üzerine devreyi kurarken devreyi kolay takip edebilmek için olabildiğince farklı renklerde teller kullanmaya çalışınız.
➤ Devreye enerji(+5V) veriniz.	➤ Devreyi board üzerine kurmayı tamamladıktan sonra tekrar gözle kontrol ediniz. Daha sonra enerji veriniz.
➤ Preset ucunu aktif yaparak(sıfırlayarak) flip-flop çıkışlarındaki ledlerin yanmasını sağlayınız.	➤ Preset ucunu şaseye bağlayınız, bütün ledlerin yandığını gözlemleyiniz.
➤ Sonra Preset ucunu tekrar 1'e alınız.	➤ Preset ucunu + 5 volta bağlayınız.
➤ Kare dalga sinyalini CLK girişlerine uygulayınız.	➤ Kare dalga sinyali CLK girişinden uygulayınız. Sayıcının 15 geriye doğru saydığını göreceksiniz.
➤ Çıkış ledleri QD, QC, QB, QA durumlarını gözlemleyiniz.	➤ Bu uygulamada yaptığımız devrenin açık görüntüsü, zaman diyagramı ve doğruluk tablosu ayrıntılı olarak dört bitlik senkron aşağı sayıcı konusunda gösterilmiştir..

UYGULAMA FAALİYETLERİ

Aşağıdaki uygulama faaliyetini yaparak senkron yukarı/aşağı sayıcı devresini kurabileceksiniz.

➤ Senkron yukarı /aşağı sayıcı (74193)

Senkron sayıcıları JK flip floplar ve AND kapısı entegreleri ile yapılabileceği gibi tümleşik sayıcı entegreleri de mevcuttur. Bu uygulamamızda bunlardan biri olan 74193 senkron yukarı-aşağı sayıcı entegresi ile bir uygulama yapacağız. Bu entegre devrede flip flop'ları birbirine bağlamak yerine sadece çıkışları ve gerekli bağlantıları yaparak devreyi tek entegre ile kurabilirsiniz.



Şekil2.19: Senkron yukarı aşağı sayıcı devresi

➤ Malzeme listesi

- 1 Adet Bread Board
- 1 Adet +5 V DC Güç Kaynağı
- 1 Adet Sinyal Jeneratörü (Osilatör)
- 1 Adet 74193 Entegre

8 Adet 390 Ω Direnç
4 Adet Kırmızı LED
3 Adet Yeşil LED

İşlem Basamakları	Öneriler
➤ Öncelikle malzeme sorumlusundan ihtiyacınız olan malzemeleri alınız.	➤ Kullanacağınız malzemelerin sağlamlığını kontrol ediniz.
➤ Malzemeleri Şekil 2.19 'daki şekilde board üzerine kurunuz.	➤ Board üzerine devreyi kurarken devreyi kolay takip edebilmek için olabildiğince farklı renklerde teller kullanmaya çalışınız.
➤ Devreye enerji(+5V) veriniz.	➤ Devreyi board üzerine kurmayı tamamladıktan sonra tekrar gözle kontrol ediniz. Daha sonra enerji veriniz.
➤ Silme girişini önce 1 sonra 0 konumuna alınız.	➤ Silme girişini önce 1 sonra sıfır yaptığımızda devre resetlenmiş olur. Çıkışlar 0000 konumunu alır.
➤ Aşağı sayma girişini 1'e alınız. Yukarı sayma girişine clock sinyali uygulayınız.	➤ Aşağı sayma 1'e bağlı yukarı sayma clock sinyali uygulandığı durumda devre 0000'dan 1111'e kadar yukarı sayma işlemi yapar.
➤ Silmeyi tekrar 1'e alınız.	➤ Çıkışlar 0000 konumunu alır.
➤ Yukarı sayma girişini 1'e alınız. Aşağı sayma girişine clock sinyali uygulayınız. Silmeyi 0 girerek devrenin çalışmasını gözlemleyiniz.	➤ Yukarı sayma 1'e bağlı aşağı sayma ise clock sinyaline bağlı iken devre aşağı sayma işlemi yapar (silme 0 iken) .

KONTROL LİSTESİ

Bu faaliyet kapsamında aşağıda listelenen davranışlardan kazandığınız beceriler için **Evet**, kazanamadıklarınız için **Hayır** kutucuklarına (X) işareti koyarak öğrendiklerinizi kontrol ediniz.

Değerlendirme Ölçütleri		Evet	Hayır
1.	Senkron sayıcıların özelliklerini öğrendiniz mi?		
2.	Senkron sayıcılarda flip flopların birbirine bağladınız mı ?		
3.	Senkron sayıcıların bit sayısına kaç adet flip flop kullanmanız gerektiğini öğrendiniz mi?		
5.	İhtiyacınız olan senkron sayıcıyı flip floplar'la tasarlayıp lojik devresini çizebildiniz mi?		
7.	İhtiyacınız olan senkron sayıcının zaman grafiğini çizip yorumladınız mı?		
8.	İhtiyacınız olan senkron sayıcının doğruluk tablosunu oluşturup yorumladınız mı?		
9.	Doğruluk tablosu zaman diyagramı ve lojik devresi arasındaki ilişkiyi kurabildiniz mi?		
10.	Senkron sayıcılarda yukarı sayma ve aşağı sayma kavramlarını öğrendiniz mi ?		
11.	Senkron sayıcı entegrelerini ve katalog bilgilerini seçebildiniz mi?		
12.	İş güvenliği tedbirlerine uydunuz mu?		

DEĞERLENDİRME

Değerlendirme sonunda “Hayır” şeklindeki cevaplarınızı bir daha gözden geçiriniz. Kendinizi yeterli görmüyorsanız öğrenme faaliyetini tekrar ediniz. Bütün cevaplarınız “Evet” ise “Ölçme ve Değerlendirme”ye geçiniz.

ÖLÇME VE DEĞERLENDİRME

Aşağıdaki cümlelerin başında boş bırakılan parantezlere, cümlelerde verilen bilgiler doğru ise D, yanlış ise Y yazınız.

- 1.() Senkron sayıcılarda asenkron sayıcılardan farklı olarak saat sinyali sadece ilk flip flop'a değil tüm flip flop'lara aynı anda uygulanır.
- 2.() Senkron sayıcı tasarımında sayıcının şimdiki durumundan bir sonraki durumuna geçebilmesi için flip-flop'ların girişlerine uygulanması gereken lojik değerler kullanılan flip-flop'un doğruluk tablosuna bakılarak tespit edilir.
- 3.() Sıralı sayan bir senkron 4 bit yukarı sayıcıda 1101 sayısından sonra 1011 sayısı gelir.
- 4.() Sıralı sayan bir senkron 4 bit aşağı sayıcıda 1000 sayısından sonra 0111 sayısı gelir.
- 5.() 0-3-5-4-7 sırasında sayıp başa dönen bir senkron sayıcıda 011 sayısından sonra 101 sayısı gelir.
- 6.() Senkron sayıcı tasarımında karnaugh diyagramlarından yararlanılır.
- 7.() Belirli bir değerden başlatılarak aşağı veya yukarı doğru sayma işlemi yapan devreler, '**Programlanabilir**' sayıcılar denir.
- 8.() 74163 senkron paralel yüklemeli binary sayıcı entegresidir.
- 9.() 74163 entegresi programsız yani mod 16 sayıcı olarak çalışması isteniyorsa load boş bırakılır veya lojik "0" uygulanır
- 10.() 74190,74192 entegreleri bir senkron yukarı/aşağı BCD sayıcıdır.

DEĞERLENDİRME

Cevaplarınızı cevap anahtarıyla karşılaştırınız. Yanlış cevap verdiğiniz ya da cevap verirken tereddüt ettiğiniz sorularla ilgili konuları faaliyete geri dönerek tekrarlayınız. Cevaplarınızın tümü doğru ise bir sonraki öğrenme faaliyetine geçiniz.

ÖĞRENME FAALİYETİ-3

AMAÇ

Kaydedicilerin, ring sayıcılar ve johnson sayıcıların çalışmalarını öğrenerek tasarımını ve devresini bread board üzerinde uygulayabileceksiniz.

ARAŞTIRMA

- Kaydedici çeşitlerini araştırınız.
- Kaydedici tiplerinden seri giriş seri çıkış kaydedici mi yoksa paralel giriş paralel çıkış kaydedici mi daha hızlı çalışır, araştırınız.
- Ring sayıcıyla Johnson sayıcı arasındaki farklar nelerdir?
- Araştırma işlemleri için internet ortamı ve dijital kitaplarını kullanabilirsiniz. Ring sayıcı, Johnson sayıcı ve kaydedicilerin kullanıldığı fabrikaları gezmeniz gerekmektedir. Ring sayıcı, Johnson sayıcı ve kaydedicilerin kullanım şekil ve amaçları için ise bu elemanları kontrol eden kişilerden ön bilgi edininiz.

3. KAYDEDİCİLER

Her flip/flop bir bitlik bilgi saklama kapasitesine sahip bir elemandır. İkili bilgileri saklamaya yarayan devrelere **KAYDEDİCİ** adı verilir, n-bitlik kaydedicide n- tane flip/flop vardır ve n bit kadar binary bilgi saklanabilir. Bir kaydedici devre bir grup flip/flop'tan ve bunların geçişlerini sağlayan kapılardan meydana gelmiştir. Kaydediciler; sayıcı ve bellek birimlerinde yaygın olarak kullanılır. Bellek üniteleri, programların ve bilgilerinin bilgisayarlarda saklanması önemli olduğu için kaydediciler dijital elektronik için vazgeçilmezdir.

Bilgi kaydetme devrelerinin işlevini hesap makinesi örneğiyle açıklayalım. Makineye 479 sayısını girerken 4 tuşuna basınca display'de 4 sayısı görünür. Ardından 7 sayısına basılınca 4 sola kayar, onun yerine 7 gelir. Son olarak 9 sayısına basıldığında 4 ile 7 birer basamak sola kayar, en sağa 9 yerleşir. 479 sayısı hesap makinesine girilirken dijital devre hem bilgi kaydetme (bellek) hem de kaydırma (shift) yapmaktadır. Kaydırmalı kaydedici devreleri flip flop'lardan oluşur. Örneğin 8 bitlik veriyi (ikili sayı) kaydetmek için 8 adet FF kullanılır. İkili sayı bitleri kaydedilirken iki yöntemden biri kullanılır.



Birinci yöntem: Veri bir bit olarak tetikleme sinyaliyle kaydırarak kaydedilir. Bu yönteme seri kaydetme denir.

İkinci yöntem: Bütün veri aynı anda tetikleme palsiyle kaydedilir. Bu yönteme paralel kaydetme denir.

3.1. Kaydedici Çeşitleri

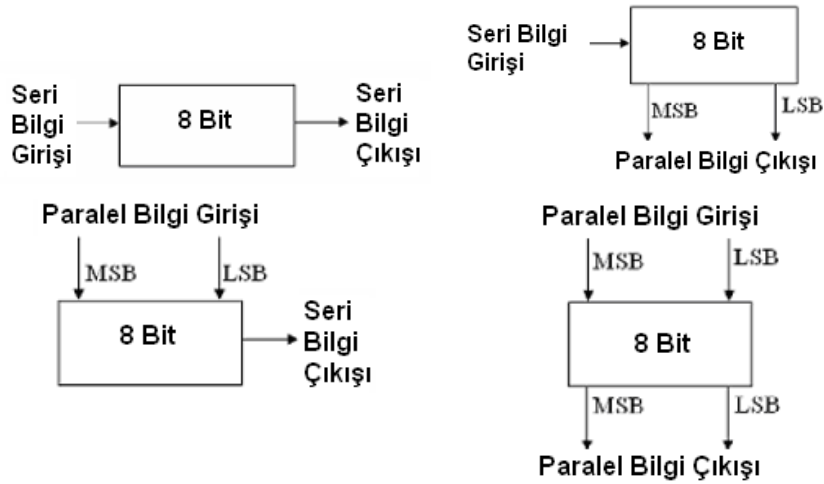
➤ **Kaydediciler (Register'lar) bilgi giriş-çıkışlarına göre 4'e ayrılır:**

- Seri giriş-seri çıkışlı kaydediciler
- Seri giriş-paralel çıkışlı kaydediciler
- Paralel giriş-paralel çıkışlı kaydediciler
- Paralel giriş-seri çıkışlı kaydediciler

➤ **Bilgiyi kaydırma yönünden sınıflandırma**

- Sağa kaydırmalı kaydediciler (shift right register)
- Sola kaydırmalı kaydediciler (shift left register)
- Sağa-sola kaydırmalı kaydediciler

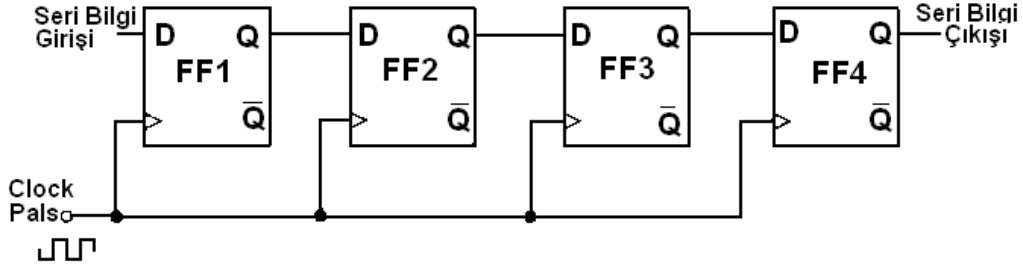
Hatırlatma: MSB: En yüksek değerli bit'tir. LSB: En düşük değerli bit'tir.



Şekil 3.1: Kaydedici tipleri

3.1.1. Seri Giriş-Seri Çıkış Kaydediciler

Kaydedicilerde D tipi, J-K tipi ve R-S tipi flip-floplar kullanılmaktadır. En ideali ise D tipi flip-flop'lardır. Bu yüzden biz D Tipi flip-flop kullanacağız. J-K veya R-S tipi flip-flop kullanmak için giriş ucu J-K flip-flopta J, R-S flip-flopta ise S uçları olacaktır. Bu uçlarla diğer uçlar arasına da değil kapısı bağlanacaktır.



Şekil 3.2: 4 bitlik seri giriş –seri çıkışlı kaydedici (shift register)

Şekilde görüldüğü gibi bilgi (data) ilk flip-flop'un D girişine uygulanır. Her bir clock darbesinde bilgi bir sonraki F/F'a geçer. Çıkış en son flip-flop'un Q çıkışından alınmaktadır.

Örnek: Başlangıç durumu sıfırlanmış olan D flip-flop'larla yapılmış 4 bitlik shift register devresine 0–1–1–0 bilgileri uygulanmaktadır. 3. shift (kaydırma) palsindeki seri data çıkışı nedir?

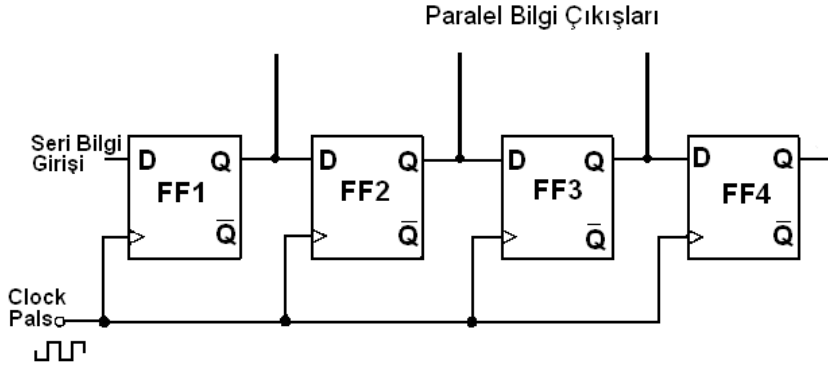
Shift Palsı	Seri Data Girişi	FF1Q	FF2Q	FF3Q	FF4Q
—	—	0	0	0	0
1	0	0	0	0	0
2	1	1	0	0	0
3	1	1	1	0	0
4	0	0	1	1	0

Shift palsi uygulanmadan önce tüm flip-flop çıkışları sıfırlanmıştır. 1 nu.lı clock palsinde seri data girişi 0 olduğu için FF1 Q çıkışı 0'dur. Çünkü D tipi flip-flop'ta D girişi ne ise çıkıştan aynen alınır ($Q(t+1) = D$). İlk flip-flop çıkışı 0 ve diğer flip-flop'ların Q çıkışları da 0'dır. 2 nu.lı clock palsinde seri data girişi 1 olduğundan ilk flip-flop çıkışı da 1 dir. Diğer flip-flop çıkışları daha henüz 0'dır. 3 nu.lı clock palsinde yine seri data girişi 1 ve FF1Q=1 dir. Bir önceki clock palsinde FF1Q=1 iken şimdi bu 1 FF2'ye kaymıştır. 3 nu.lı clock palsinde FF4Q=0 olduğu için seri data çıkışı 0'dır.

3.1.2. Seri Giriş-Paralel Çıkış Kaydediciler

İlk flip-flop'un D girişine bilgi uygulanır ve tüm flip-flop'ların Q çıkışlarından da aynı anda bilgiler alınır. Bilgi seri olarak yüklenir ve burada olduğu gibi paralel olarak okunursa bu devre seriden paralele dönüştürücü olarak çalışır. Seri-giriş Paralel-çıkış'lı kaydırmalı kaydedicilerin kullanıldığı yerlere örnek olarak bir klavyeden bilgisayara bilgi aktarılmasını gösterebiliriz. Klavyede herhangi bir tuşa basıldığında 8 bitlik bir bilgi seri olarak tek kablodan bilgisayara taşınır. Bilgisayar belleğinde ise bir kaydırmalı kaydedici yardımıyla 8

bitlik bir paralel bilgiye çevrilerek kaydedilir. 8 bitlik bir bilginin işleme tabi tutulması için devre girişine 8 tetikleme palsi uygulanması gerekmektedir.



Şekil 3.3: 4 bitlik seri giriş –paralel çıkışlı kaydedici (shift register)

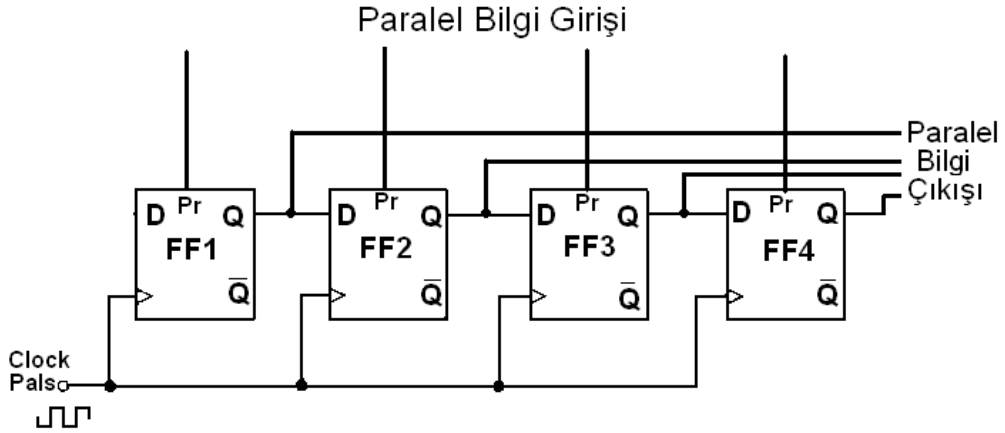
Örnek: 4 bitlik shift register devresine sırası ile **1–1–0–0** bilgileri uygulanmaktadır. 4. kaydırma palsındaki flip-flop’ların paralel çıkışlarını bulunuz.

Shift Palsı	Seri Data Girişi	FF1Q	FF2Q	FF3Q	FF4Q
—	—	0	0	0	0
1	1	1	0	0	0
2	1	1	1	0	0
3	0	0	1	1	0
4	0	0	0	1	1

FF1Q= 0 FF2Q=0 FF3Q= 1 FF4Q=1

3.1.3. Paralel Giriş-Paralel Çıkış Kaydediciler

Her flip-flop’un PRESET girişine ayrı bir hat irtibatlanır ve PRESET girişi vasıtasıyla uygun flip-flop’ları lojik 1 durumuna ayarlayarak bütün data bitleri aynı zamanda yüklenmesi sağlanır. Bu flip-flop’ların yüklenmesi senkronize edici bir clock palsi kullanılmadan meydana geldiği için asenkron olduğunu söyleyebiliriz.



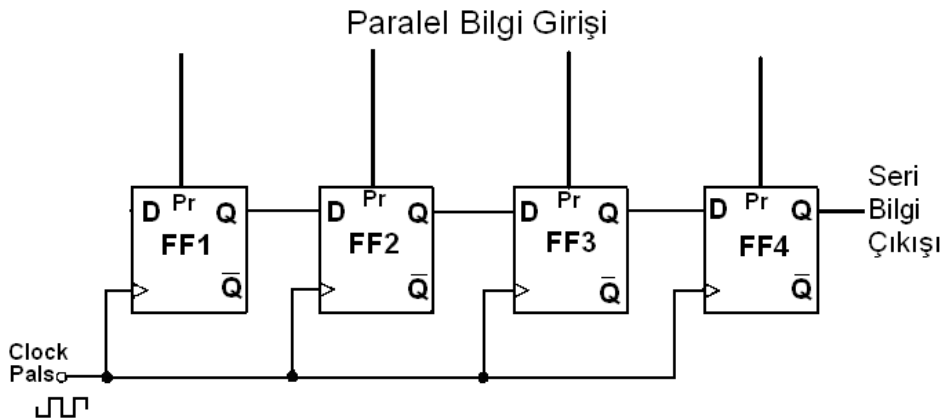
Şekil 3.4: 4 bitlik paralel giriş –paralel çıkışlı kaydedici (shift register)

Örnek: 4 bitlik flip-flop’larla yapılmış shift register devresine sırasıyla 0–1–1–0 bilgilerini yükleyiniz. 3. kaydırma palsında flip-flop’ların paralel data çıkışlarını bulunuz.

Shift Palsı	FF1Q	FF2Q	FF3Q	FF4Q
—	0	1	1	0
1	0	0	1	0
2	0	0	0	1
3	0	0	0	0

$$FF1Q = FF2Q = FF3Q = FF4Q = 0$$

3.1.4. Paralel Giriş-Seri Çıkış Kaydediciler



Şekil 3.5: 4 bitlik paralel giriş – seri çıkışlı kaydedici (shift register)

Böyle kaymalı kaydedicilerde bilgi paralel olarak yüklenir ve seri olarak okunursa paralel'den seriye dönüştürücü olarak kullanılabilir. Seri bilgi çıkışı yine son flip-flop'un Q çıkışından alınır.

Örnek: 4 bitlik flip-flop'larla yapılmış “shift register” devresine sırasıyla **0–1–1–0** bilgilerini yükleyiniz. 2. kaydırma palsında seri data çıkışının ne olacağını bulunuz.

Shift Palsı	FF1Q	FF2Q	FF3Q	FF4Q
—	0	1	1	0
1	0	0	1	0
2	0	0	0	1

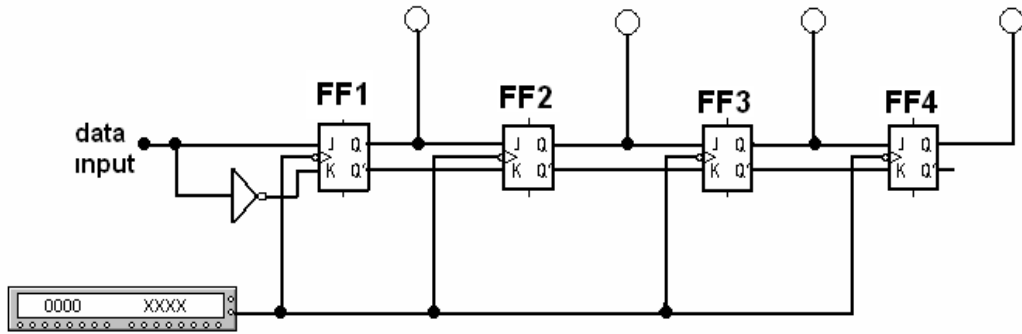
2 kaydırma palsinde seri data çıkışı 1'dir.

➤ Bilgiyi kaydırma yönünden sınıflandırma

- Sağa kaydırmalı kaydediciler (shift right register)
- Sola kaydırmalı kaydediciler (shift left register)
- Sağa-sola kaydırmalı kaydediciler

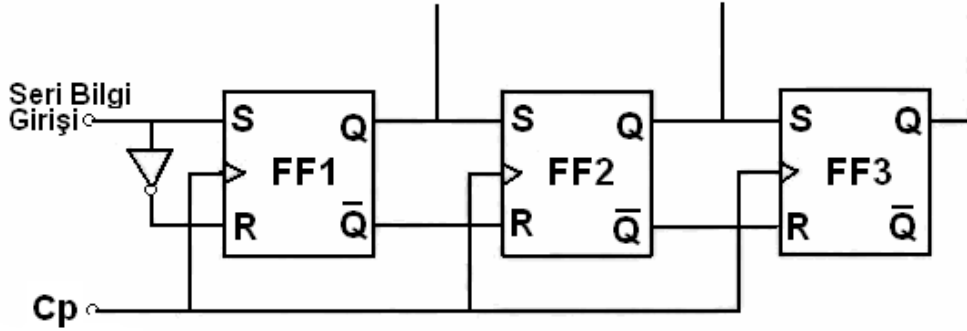
3.1.4.1. Sağa Kaydırmalı Kaydediciler

Örnek 1: J-K F/F'lerle yapılmış 4 bitlik shift register devresi çiziniz.



Şekil 3.6: 4 Bitlik J-K K/F larla yapılan shift register devresi

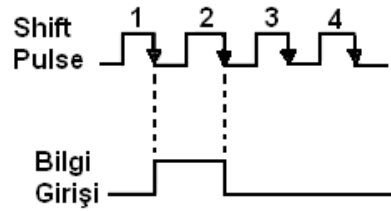
Örnek 2: R-S F/F'larıyla gerçekleştirilen 3 bitlik sağa kaymalı kaydedici devresini çiziniz.



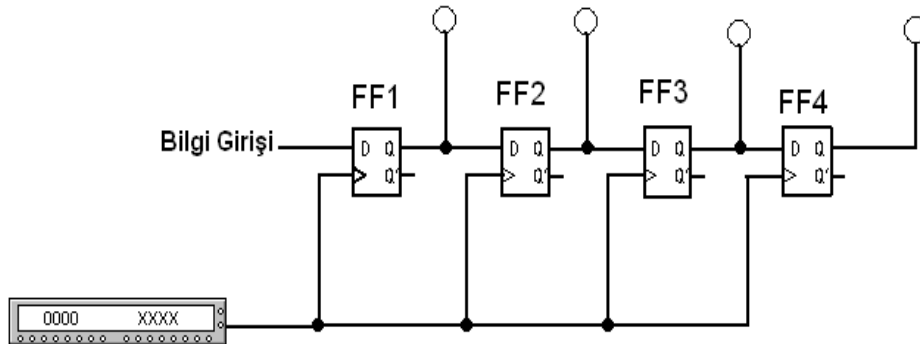
Şekil 3.7: R-S F/F'larla yapıları 3 bitlik sağa kaymalı kaydedici

Örnek 1 ve Örnek 2’de görüldüğü gibi RS ve JK F/F’ları D tipi F/F olarak davranabilmesi için ilk F/F’un girişlerine INVERTER kapısı kullanmak gerekir. S ve R, J ve K girişlerine aynı anda bilginin gitmesi engellenir. Burada kullanılan F/F’ların girişine ne uygulanmışsa çıkışından da aynı bilginin alınması sadece D tipi F/F’de olur. Dolayısı ile R-S ve J-K da girişin S ve J girişlerini izleyebilmesi için DEĞİL kapısı kullanılmıştır. Sayıcılarda F/F’ler için kullanılan “Clock Palsı” kaymalı kaydedicilerde "KAYDIRMA PALSI" (Shift Pulse) olarak isim değiştirir.

Örnek 3: 4 bitlik D F/F’leriyle yapılan “shift right register” devresi çiziniz ve görülen zamanlama diyagramındaki bilgi uygulandığında, F/F’lerin paralel çıkışlarını bir tablo hâlinde yazınız.



Şekil 3.8: Zaman diyagramı



Şekil 3.9: D F/F’larla yapıları 4 bitlik sağa kaymalı kaydedici

Shift pulse	Data	FF1Q	FF2Q	FF3Q	FF4Q
—	—	0	0	0	0
1	0	0	0	0	0
2	1	1	0	0	0
3	0	0	1	0	0
4	0	0	0	1	0

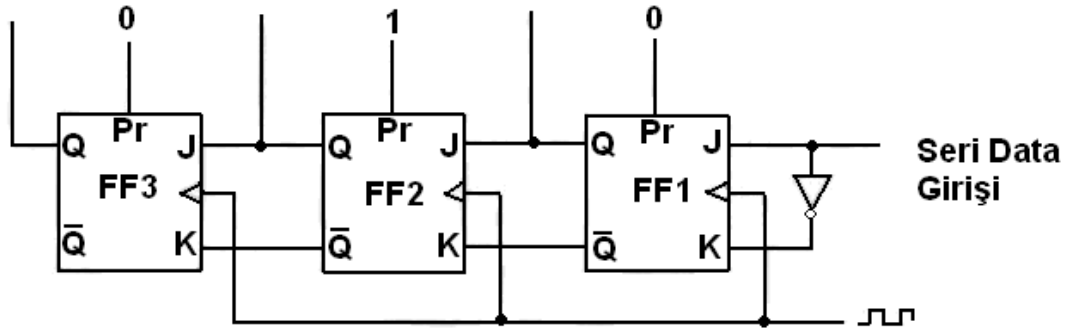
Zamanlama diyagramından görüldüğü gibi 1 nu.lı shift palsında bilgi girişi 0'dır. 2 nu.lı shift palsında bilgi girişi 1' dir. 3 ve 4 nu.lı shift palsında bilgi girişi 0'dır.

1 nu.lı shift palsinde data girişi 0 olduğundan FF1Q ve diğer F/F çıkışları da 0 olur. 2. shift palsında FF1Q çıkışı 1 olur. Diğer FF çıkışları yine 0' dır. 3 nu.lı shift palsında data girişi 0 olduğundan ilk F/F çıkışı 0 dır. Diğer F/F çıkışları da bir önceki konumda kaydırma

işlemi yapılır. 4 nu.lı shift palsında FF1Q=0 dır. Pratik yoldan bu işlemleri yapabilmek için ilk önce data girişine göre ilk F/F çıkışı tayin edilir ve daha sonra tabloda görüldüğü gibi kaydırılır. Dolayısıyla uygulanan data girişiyile ilk F/F çıkışı aynı olacaktır.

3.1.4.2. Sola Kaydırmalı Kaydediciler

Örnek 1: 3 bitlik sola kaydırmalı, paralel yüklemli shift register devresini J-K F/F'ları ile çiziniz. Paralel data girişlerinden 0–1–0 yükleyiniz. Seri data girişinden sırası ile 1–0–1–1 bilgilerini girip 4. CP'i sonunda oluşan F/F çıkış değerlerini yazınız.



Şekil 3.10: 3 bitlik sola kaydırmalı kaydedici devresi

FF3Q	FF2Q	FF1Q	Seri Data Girişi	Shift Pulse
0	1	0	—	—
1	0	1	1	1
0	1	0	0	2
1	0	1	1	3
0	1	1	1	4

4.clock pals sonucu oluşan F/F çıkış değeri

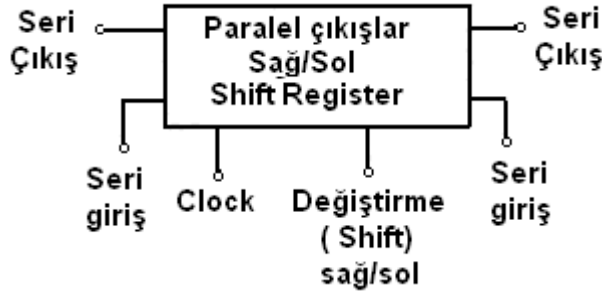
FF1Q=1

FF2Q=1

FF3Q=0'dır

3.1.4.3. Sağa-Sola Doğru Kaymalı Kaydedici

İki yönde bilgi yer değiştirme yeteneği olan kaymalı kaydedici aritmetik ünitenin hesaplama devrelerindeki temel elemanıdır. Çarpma işlemi, sola doğru kaymalı kaydedici ile gerçekleştirilir. Sağa doğru kaymalı kaydedici ise bölme işlemi için esastır.

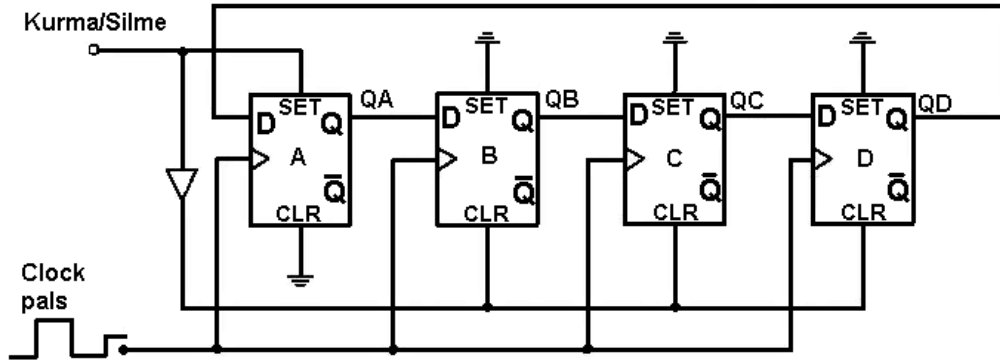


Şekil 3.11: Sağa-sola kaymalı kaydedici

Sağa-sola doğru kaymalı kaydedicinin temel devresi şekilde gösterilmiştir. Değiştirme kontrolü "1" çalışma durumunda iken girişe bağlanan bilgi, zamanlama palslarıyla sola doğru yer değiştirir. Yer değiştirme kontrolü "0" çalışma durumunda iken ikinci girişe bağlanan bilgi sağa doğru yer değiştirir.

3.2. Ring (Halka) Sayıcılar

En sondaki flip-flop'un çıkışı ilk baştaki flip-flop'un girişine bağlanan sayıcılara **RİNG SAYICI** adı verilir. Bir halka sayıcı aslında bir binary-decimal kod çözücüdür. Sayıcı çıkışlarında girişindeki binary bilginin kodu çözülerek ilgili decimal çıkış lojik-1 yapılacaktır. Sayma işleminin her bir biti için bir flip-flop kullanılmalıdır. Şekil 3.12 dört bitlik halka sayıcı devresini göstermektedir.



Şekil 3.12: Dört bitlik ring (halka) sayıcı devresi

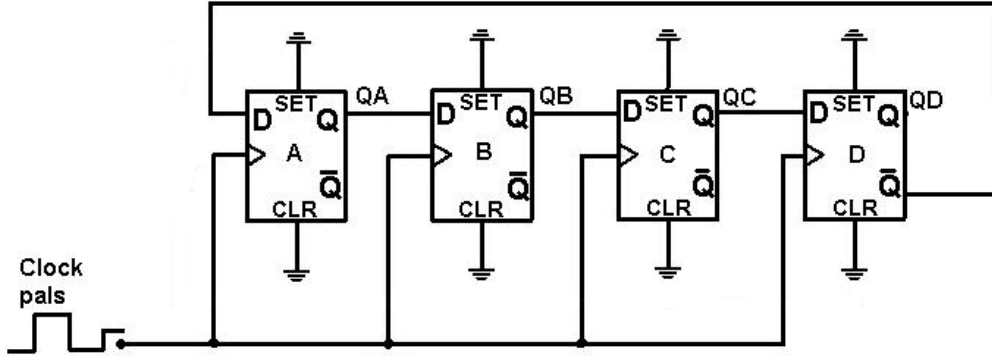
Clock Pulse	QA	QB	QC	QD
0	1	0	0	0
1	0	1	0	0
2	0	0	1	0
3	0	0	0	1
4	1	0	0	0
5	0	1	0	0
6	0	0	1	0
7	0	0	0	1

Tablo 3.1: Dört bitlik ring (halka) sayıcı doğruluk tablosu

3.3. Johnson Sayıcılar

Johnson sayıcısı veya diğer adıyla dalgali halka sayıcısı, senkron sayıcısının bir başka şeklidir. Yapısı halka sayıcısına benzer, fakat son flip-flop'tan birinci flip-flop'a yapılan geri besleme farklı yerlerden alınmıştır. Son flip-flop'un Q değil çıkışını ilk flip-flop'un girişine bağlanmasıyla bir Johnson sayıcı devresi elde etmiş oluruz.

Ayrıca halka sayıcısındaki A flip-flop'u ilk anda set ve diğerleri reset edilmişken Johnson sayıcısında ilk anda tüm flip-flop'lar resetlenir. Yani tüm flip-flop çıkışları ilk anda "0" dır. Saymanın yeniden başlaması için sistemin tekrar resetlenmesi gerekir.



Şekil 3.13: Dört bitlik Johnson sayıcı devresi

Clock Pulse	QA	QB	QC	QD
0	0	0	0	0
1	1	0	0	0
2	1	1	0	0
3	1	1	1	0
4	1	1	1	1
5	0	1	1	1
6	0	0	1	1
7	0	0	0	1

Şekil 3.2: Dört bitlik Johnson sayıcı doğruluk tablosu

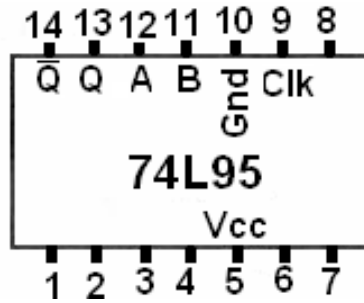
Başlangıçta bütün flip-flop çıkışları lojik-0'dır. Gelen ilk tetikleme darbesi ile en düşük değerlikli biti taşıyan flip-flop girişindeki lojik-1 çıkışın lojik-1'e çekilmesini sağlayacaktır. Gelen her tetikleme sinyali ile birlikte lojik-1 en yüksek değerlikli bite kadar seri olarak kaydırılacaktır. En yüksek değerlikli biti taşıyan flip-flop çıkışının lojik-1 olması ile birlikte Q çıkış lojik-0'a çekilecek ve en düşük değerlikli biti taşıyan flip-flop girişinde lojik-0 görülecektir. Bundan sonra gelen her tetikleme sinyalinde çıkışlarda sırasıyla lojik-0 görülecektir. Bu işlem en yüksek değerlikli biti taşıyan flip-flop çıkışında lojik-0 görülünceye kadar devam edecektir. Devre bu durumdan sonra başlangıç adımlarına geri dönecektir.

UYGULAMA FAALİYETLERİ

Aşağıdaki uygulama faaliyetini yaparak seri giriş-seri çıkış kaydedici devresini kurabileceksiniz.

➤ Seri giriş seri çıkış kaydedici (74L91)

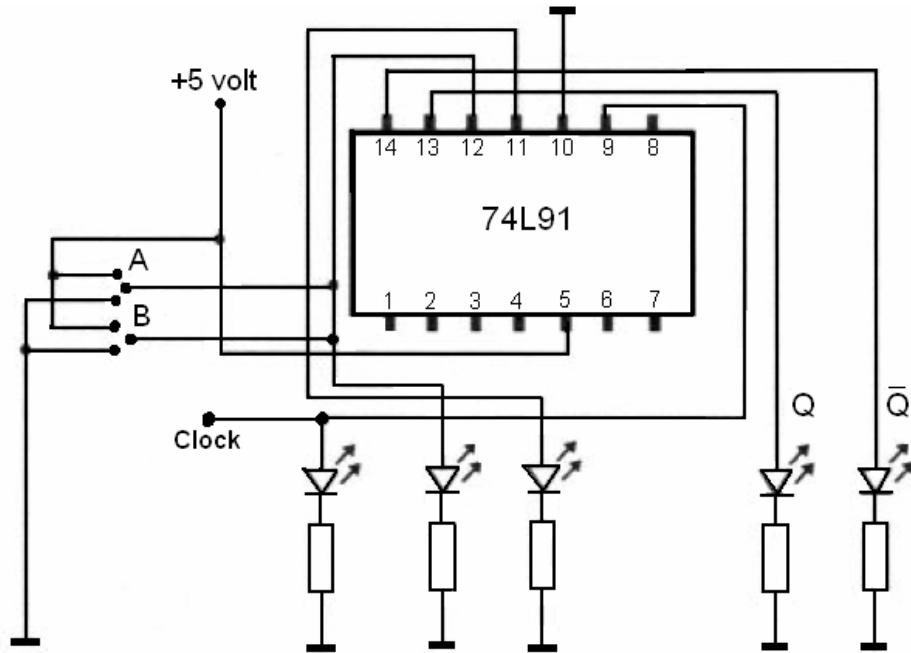
74L91 8 bitlik sağa kaymalı RS flip floplardan yapılmış bir kaydedici entegresidir. Bacaklarının görevleri Şekil 3.14'te gösterilmiştir.



Şekil 3.14: 74L91 8 bit kaydedici entegresi

➤ Malzeme listesi

- 1 Adet Bread Board
- 1 Adet +5 V DC Güç Kaynağı
- 1 Adet Sinyal Jeneratörü (Osilatör)
- 1 Adet 74L91 Entegre
- 1 Adet 390 Ω Direnç
- 2 Adet Kırmızı Led
- 2 Adet Yeşil Led
- 1 Adet Sarı Led



İşlem Basamakları	Öneriler
➤ Öncelikle malzeme sorumlusundan ihtiyacınız olan malzemeleri alınız.	➤ Kullanacağınız malzemelerin sağlamlığını kontrol ediniz.
➤ Malzemeleri Şekil 3.15'teki gibi board üzerine kurunuz.	➤ Board üzerine devreyi kurarken devreyi kolay takip edebilmek için olabildiğince farklı renklerde teller kullanmaya çalışınız.
➤ Devreye enerji(+5V) veriniz. ➤	➤ Devreyi board üzerine kurmayı tamamladıktan sonra tekrar gözle kontrol ediniz. Daha sonra enerji veriniz.
➤ A ve B girişlerini 0 durumuna alınız. (A ve B birlikte kullanılmalıdır.)	➤ Devreye enerji verdiğiniz anda kaydedici üzerinde henüz kaydedilmiş bir bilgi bulunmamaktadır.
➤ Devreye 8 adet saat sinyali uygulayınız.	➤ Kaydedici içeriğini temizlemek için yinede AB girişleri 0 durumun da iken 8 saat sinyali uygularsak içeriği 00000000 durumunu alır.
➤ AB girişlerini 1 durumuna alınız. ➤	➤ Devreye osilatör yardımıyla saat sinyali uygulayabileceğiniz gibi elle de saat sinyali üretilebilir. Sonuç olarak flip flop'lar sinyalin 1'den 0 olduğu hâlde tetiklenir. Bu durumu CLK ucunu +5 V ve 0 V ile iletme geçirerek de sağlayabilirsiniz.

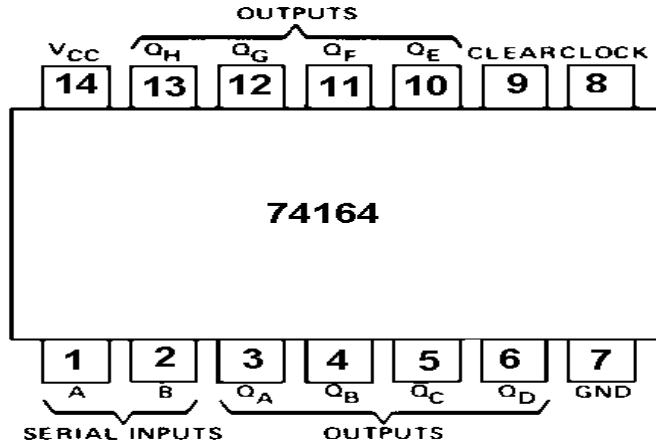
➤ Devreye bir saat sinyali uygulayınız.	➤ AB uçlarında 1 bilgisi var iken saat sinyali uygulandığında kaydediciye 1 bilgisi depolanmış olur ve içeriği 10000000 şeklinde oluşur
➤ AB uçlarını 0 konumuna alın ve bir ➤ saat sinyali daha uygulayınız.	➤ AB uçlarında 0 bilgisi var iken bir Sinyal uygulandığında bir önceki 1 bilgisi bir sağa kayar ve içine 01000000 şeklinde bilgi kaydolmuş olur.
➤ AB uçlarını tekrar 1 konumuna alınız ve bir saat sinyali uygulayınız.	➤ Bu sinyalden sonra içindeki daha önce kaydedilmiş bilgiler bir sağa kayar ve içerik 10100000 hâlini alır.
➤ AB uçları 1 konumunda iken dört saat sinyali uygulayınız.	➤ AB uçları bir konumunda iken dört saat sinyali uygulandığında daha Önceki bilgiler dört bit sağa kayar ve AB' durumu en baştaki 4 haneye kaydolur. 1111010 şeklini alır.
➤ Bu bilgileri sırası ile kaydedici devreden okuyabilmek için 8 saat sinyali uygulamanız gerekir.	➤ Daha önceden defterinize hazırladığınız bilgileri 8 bitlik seri giriş-seri çıkış kaydediciye kaydediniz ve daha sonra kaydettiğiniz bilgileri okuyunuz.

UYGULAMA FAALİYETLERİ

Aşağıdaki uygulama faaliyetini yaparak seri giriş-parallel çıkış kaydedici devresini kurabileceksiniz.

➤ Seri giriş – paralel çıkış kaydedici (74164)

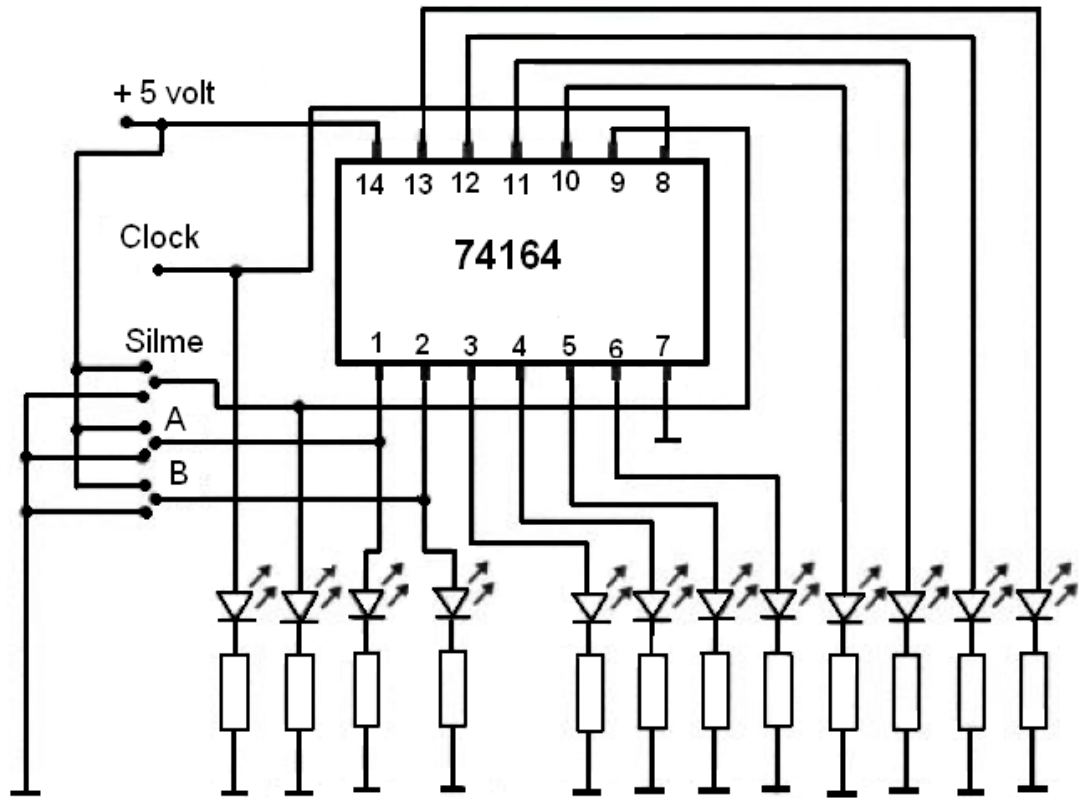
Bu uygulama seri giriş-parallel çıkış entegresi olan 74164 ile yapılmaktadır. Şekil 3.16’da iç yapısı gösterilmektedir.



Şekil 3.16: 74164 entegresi ve iç yapısı

➤ Malzeme listesi

- 1 Adet Bread Board
- 1 Adet +5 V DC Güç Kaynağı
- 1 Adet Sinyal Jeneratörü (Osilatör)
- 1 Adet 74164 Entegre
- 11 Adet 390 Ω Direnç
- 8 Adet Kırmızı Led
- 2 Adet Yeşil Led
- 2 Adet Sarı Led



Şekil 3.17: Seri giriş - paralel çıkış 8 bitlik kaydıran kaydedici devresi

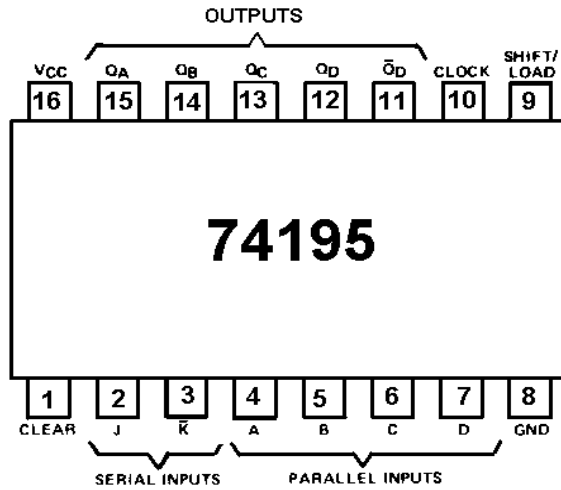
İşlem Basamakları	Öneriler
➤ Öncelikle malzeme sorumlusundan ihtiyacınız olan malzemeleri alınız.	➤ Kullanacağınız malzemelerin sağlamlığını kontrol ediniz.
➤ Malzemeleri Şekil 3.17'deki gibi board üzerine kurunuz.	➤ Board üzerine devreyi kurarken devreyi kolay takip edebilmek için olabildiğince farklı renklerde teller kullanmaya çalışınız.
➤ Devreye enerji(+5V) veriniz. ➤	➤ Devreyi board üzerine kurmayı tamamladıktan sonra tekrar gözle kontrol ediniz. Daha sonra enerji veriniz.
➤ Silme girişini 0'a alın sonra tekrar 1'e alınız.	➤ Silme girişini 0 bilgisi verildiğinde kaydedici üzerindeki tüm bilgiler silinir. Çıkışları 0 olur. Silme 1 durumuna alındığında ise yeni bilgi girmeye hazır durumdadır.
➤ A ve B girişlerinin ikisinin de 1 konumuna alın ve saat sinyali uygulayınız.	➤ Devreye 1 bilgisi kaydedebilmek için A ve B girişleri 1 konumuna alınır ve bir saat sinyali uygulanır. Saat sinyali uygulandığı anda çıkışta ilk bitin 1 olduğu görülür.
➤ A veya B'den sadece birini 0 konumuna alın ve bir saat sinyali uygulayınız.	➤ Devreye 0 bilgisi kaydetmek istediğimizde A veya B'den biri 0 durumunda iken saat sinyali uygulanır. Girilen bilgi aynı anda çıkışta görülür. Bir önceki bilgi 1 kademe sağa kayar.
➤ Şimdi 11001010 bilgisini kaydediniz. ➤	➤ Bu bilgiyi kaydetmek için A girişini sürekli 1 konumunda bırakın. B girişini ise 1 kaydetmek istediğiniz de 1 konumunda, 0 kaydetmek istediğimizde ise 0 konumunda tutunuz. Her bir biti kaydetmek için 1 saat sinyali uygulayınız. B girişini doğru şekilde konum değiştirerek 8 saat sinyali sonunda verilen bilgiyi kaydediniz.
➤ Daha önceden hazırladığınız çeşitli 8 bitlik bilgileri kayıt ederek deneyler yapınız.	➤ Kaydedici içeriğini temizlemek için yine de A ve B girişleri 0 durumunda iken 8 saat sinyali uygularsak içeriği 00000000 durumunu alır.

UYGULAMA FAALİYETLERİ

Aşağıdaki uygulama faaliyetini yaparak paralel giriş-paralel çıkış kaydedici devresini kurabileceksiniz.

➤ Paralel giriş – paralel çıkış kaydedici (74195)

Bu uygulamada 4 bit paralel giriş paralel çıkış entegresi olan 74195 ile bir devre tasarlayacağız.



Şekil 3.18: 74195 entegresi ve iç yapısı

Entegredeki:

Clk: Saat sinyali uygulanan giriş

ShL (Shift Load): Kaydedici girişindeki paralel bilgiler ShL girişi 1'e alınıp tekrar 0'a alındığında kayıt edilmiş olur.

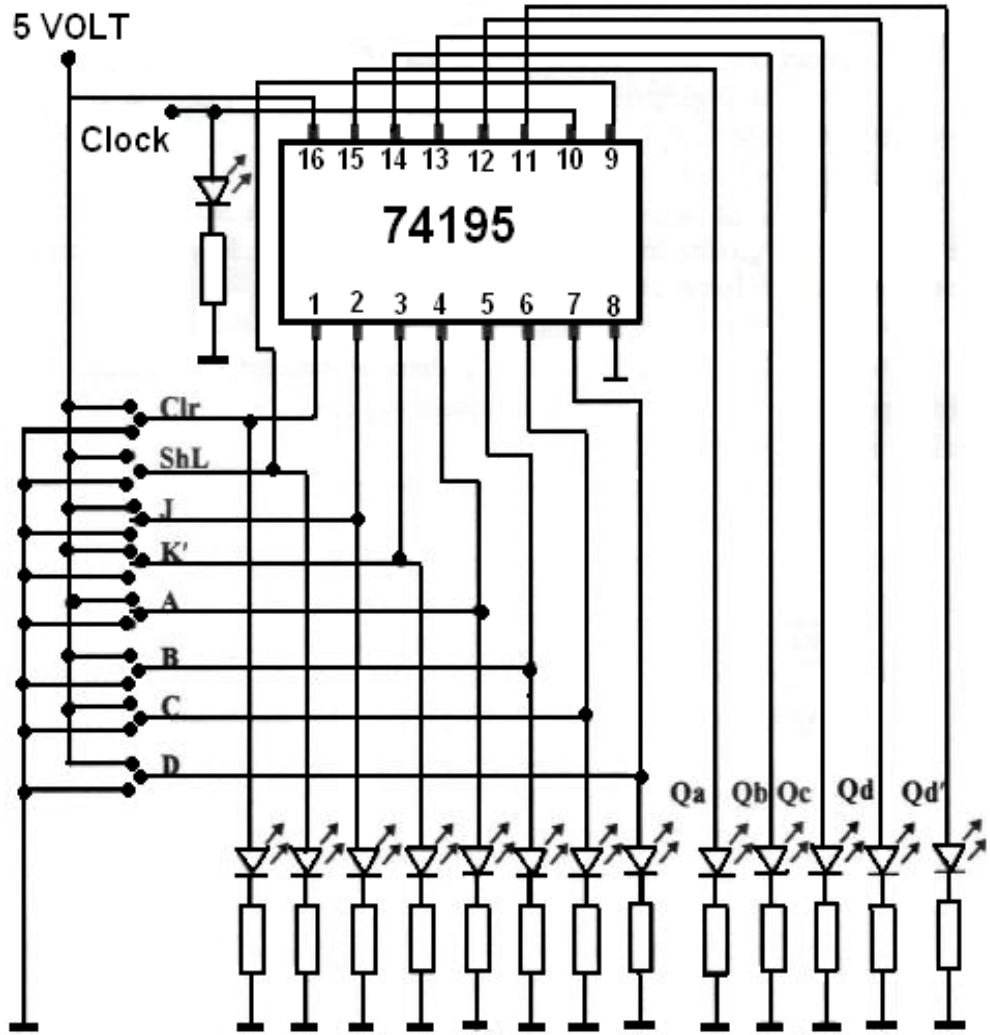
J K' (Serial Input) : Kaydedici bilgisi okunurken sol baştan kaydediciye alınacak bilgiyi belirler.

Qa, Qb, Qc, Qd ve Qd' : Paralel çıkışlar

A, B, C, D: Paralel girişler

➤ Malzeme listesi

- 1 Adet Bread Board
- 1 Adet +5 V DC Güç Kaynağı
- 1 Adet Sinyal Jeneratörü (Osilatör)
- 1 Adet 74195 Entegre
- 14 Adet 390 Ω Direnç
- 4 Adet Kırmızı Led
- 5 Adet Yeşil Led
- 5 Adet Sarı Led



Şekil 3.19: Paralel giriş-paralel çıkış 4 bitlik kaydıran kaydedici

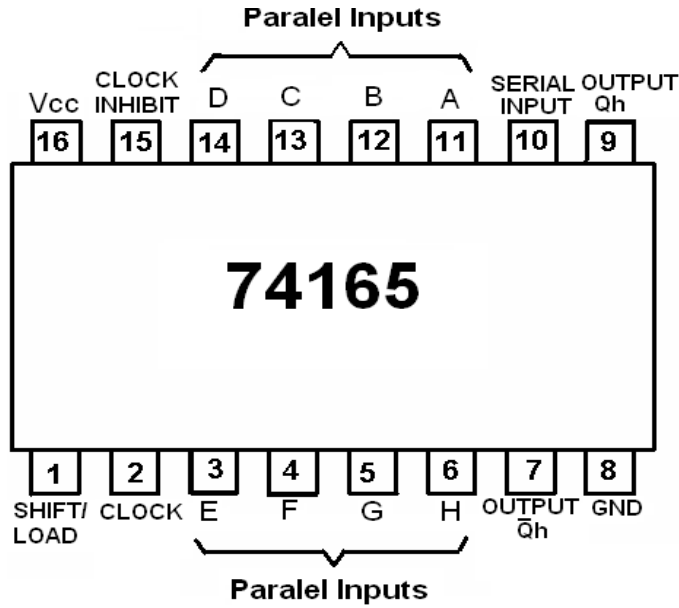
İşlem Basamakları	Öneriler
➤ Öncelikle malzeme sorumlusundan ihtiyacınız olan malzemeleri alınız.	➤ Kullanacağınız malzemelerin sağlamlığını kontrol ediniz.
➤ Malzemeleri Şekil 3.19'daki gibi board üzerine kurunuz.	➤ Board üzerine devreyi kurarken devreyi kolay takip edebilmek için olabildiğince farklı renklerde teller kullanmaya çalışınız.
➤ Devreye enerji(+5V) veriniz.	➤ Devreyi board üzerine kurmayı tamamladıktan sonra tekrar gözle kontrol ediniz. Daha sonra enerji veriniz
➤ Devreye bilgi kaydetmeden önce devrenin içindeki bilgileri tamamen silmek için CLR girişini önce 1 sonra 0 durumuna alınız.	➤ Devre belleğindeki tüm bilgi bu şekilde silinmiş oldu.
➤ Şimdi devreye 1011 bilgisini kaydetmek için A, B, C, D girişlerini uygun şekilde ayarlayınız.	➤ Bu anda devrenin girişine ayarladığımız bilgiler devrenin belleğine kaydedildi. Paralel bilgi kaydetme işlemi tarif edildiği gibidir. Bilgi kayıt edildiği anda çıkışta görülecektir.
➤ Devrenin girişine ayarladığımız bilgiyi kaydetmek için ShL girişini önce 0 sonra 1 konumuna alınız.	➤ JK girişleri seri girişler için kullanılmaktadır. JK girişleri beraber kullanılmalıdır. JK girişleri 00 konumunda bir saat sinyali uygulandığında devrenin belleğindeki bilginin soluna 0 bilgisi eklenir ve hafıza 0101 durumunu alır.
➤ JK girişlerini 00 konumuna alınız. Bir saat sinyali uygulayınız.	➤ Bu durumda devrenin soluna 1 bilgisi eklenir ve bellekteki bilgi 1010 şeklini alır.
➤ JK girişlerini 11 konumuna alınız ve bir saat sinyali uygulayınız.	➤ Bu şekilde devrenin soluna 3 adet 1 bilgisi eklenir ve bellekteki bilgi 1111 şeklini alır.
➤ Bu durumda 3 saat sinyali daha uygulayınız.	➤ 74195 entegresine hem seri hem de paralel bilgi girişi yapılabilir. Ancak sadece 4 bit işlem yapılabilir 8 bit işlem yapmak için 74198 entegresi kullanılmalıdır.

UYGULAMA FAALİYETLERİ

Aşağıdaki uygulama faaliyetini yaparak paralel giriş-seri çıkış kaydedici devresini kurabileceksiniz.

➤ Paralel giriş – seri çıkış kaydedici (74165)

Bu uygulamada 8 bit paralel giriş-seri çıkış entegresi olan 74165 ile bir devre tasarlayacağız.



Şekil 3.20: 74165 entegresi

Entegredeki:

Clock Inhibit (Saat Inhibit): Saat darbesi engelleme girişidir. Clock Inhibit 1 Konumunda iken saat darbesi etkin olmaz.

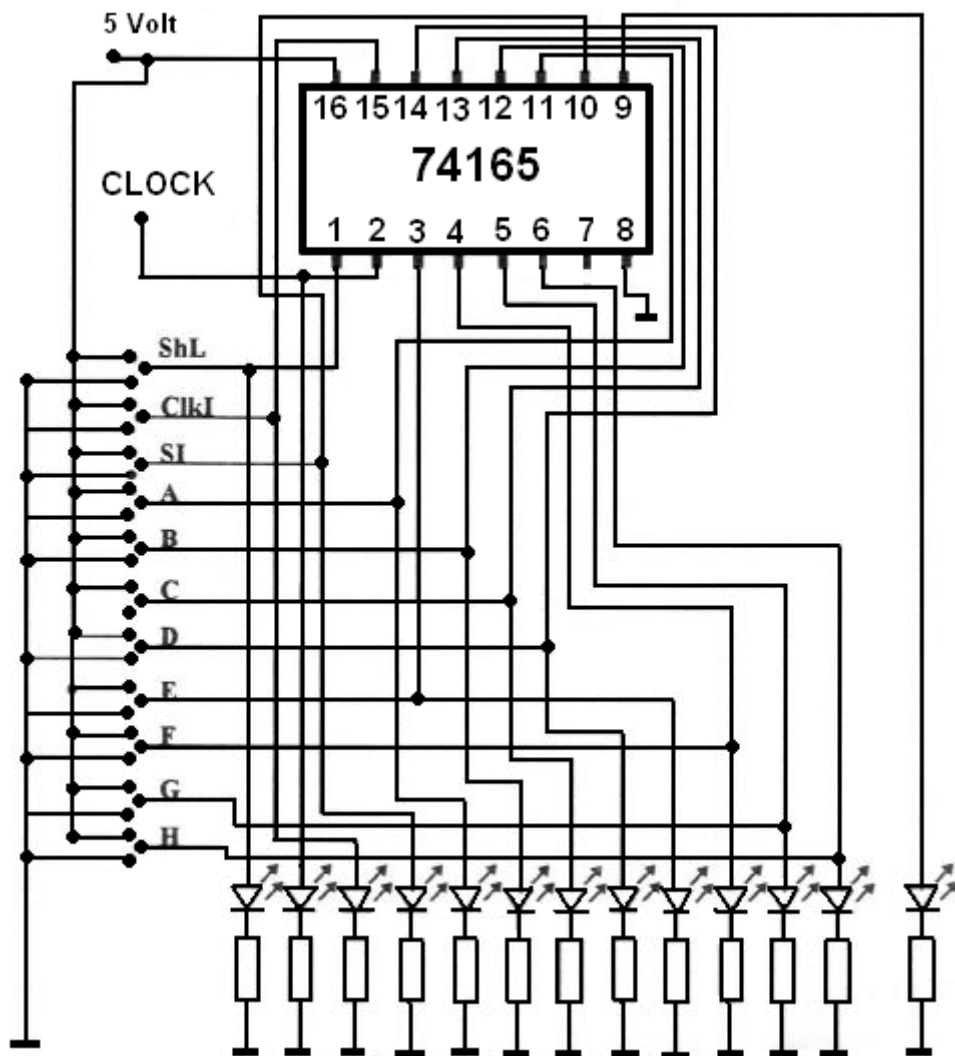
Clock: Saat sinyali uygulanan giriş

ShL (Shift Load): Kaydedici girişindeki paralel bilgiler ShL girişi 1'e alınıp tekrar 0'a alındığında kaydedilmiş olur.

SI (Serial Input) : Kaydedici bilgisi okunurken sol baştan kaydediciye alınacak Bilgiyi belirler.

Qh ve Qh' : Seri çıkışlar

A, B, C, D, E, F, G, H: Paralel girişler



➤ **Malzeme listesi**

- 1 Adet Bread Board
1 Adet +5 V DC Güç Kaynağı
1 Adet Sinyal Jeneratörü (Osilatör)
1 Adet 74165 Entegre
13 Adet 390 Ω Direnç
8 Adet Kırmızı Led
4 Adet Sarı Led
1 Adet Yeşil Led

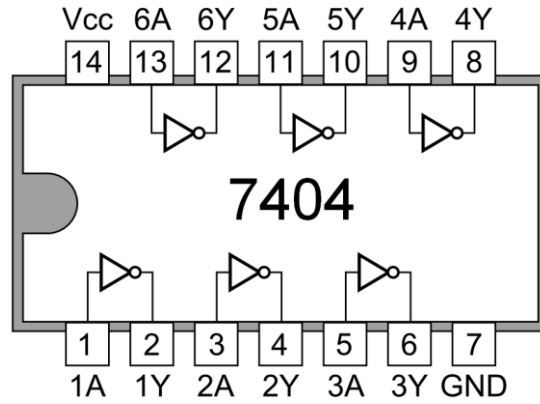
İşlem Basamakları	Öneriler
➤ Öncelikle malzeme sorumlusundan ihtiyacınız olan malzemeleri alınız.	➤ Kullanacağınız malzemelerin sağlamlığını kontrol ediniz.
➤ Malzemeleri Şekil 3.21'deki gibi board üzerine kurunuz.	➤ Board üzerine devreyi kurarken devreyi kolay takip edebilmek için olabildiğince farklı renklerde teller kullanmaya çalışınız. Clk, ClkI, ShL ve SI girişi için sarı led; A...H girişleri için kırmızı led; Q ve Q' çıkışları için yeşil led kullanınız.
➤ Devreye enerji(+5V) veriniz. ➤	➤ Devreyi board üzerine kurmayı tamamladıktan sonra tekrar gözle kontrol ediniz. Daha sonra enerji veriniz.
➤ Devreye 11010101 bilgisini kayıt edelim.Bunun için A...H girişlerini yukarıdaki şekilde ayarlayınız.	➤ Board üzerin de küçük kabloların yerlerini değiştirirken cımbız ya da karga burun kullanmanız işlerinizi kolaylaştıracaktır.
➤ Bilgiyi paralel olarak kaydetmek için ShL ucunu önce 0 daha sonra 1 konumuna alınız.	➤ Bu anda A...H arasında ayarladığımız bilgi devreye kaydedilmiş oldu.
➤ ClkI girişini ve SI girişini 0 durumuna alınız. Bu durumda kaydedicinin Qh çıkışında sadece kaydedilen bilginin son biti olan 1 görülecektir.	➤ ClkI girişi Clk girişini engelleyen bir uçtur. ClkI 1 durumunda iken uygulanan Clk darbeleri etkin olmaz. ClkI 0 konumuna alındığında Clk sinyali devreye uygulanmış olur
➤ Devreye 1 saat sinyali uygulayınız.	➤ Bu anda devrenin çıkışında sağdan ikinci bit olarak 0 bilgisi görülür. Ancak SI girişi 0 konumunda olduğunda içindeki bilgi her okunduğunda devrenin en soluna 0 bilgisi kayıt olur. Yani iki Clk sinyali uygulandığı için devrenin üzerindeki kayıt 00110101 hâlini alır.
➤ Devreye bir saat sinyali daha uygulayınız.	➤ Devrenin çıkışında sondan üçüncü bit olan 1 bilgisi okunmaktadır. Bunun yanında SI girişi 0 konumunda olduğu için devrenin soluna bir sıfır daha eklenmiş olur. İçerik bilgisi 00011010 şeklinde oluşur.
➤ Bu şekilde 5 saat sinyali daha uygulayınız.	➤ SI girişi 1 konumuna alındığında ise devrenin çıkışında her bilgi okunduğunda bellekteki bilginin soluna 1 bilgisi eklenecektir.

UYGULAMA FAALİYETLERİ

Aşağıdaki uygulama faaliyetini yaparak sağa kaymalı kaydedici devresini kurabileceksiniz.

➤ Sağa kaymalı (shift register) kaydedici devresi

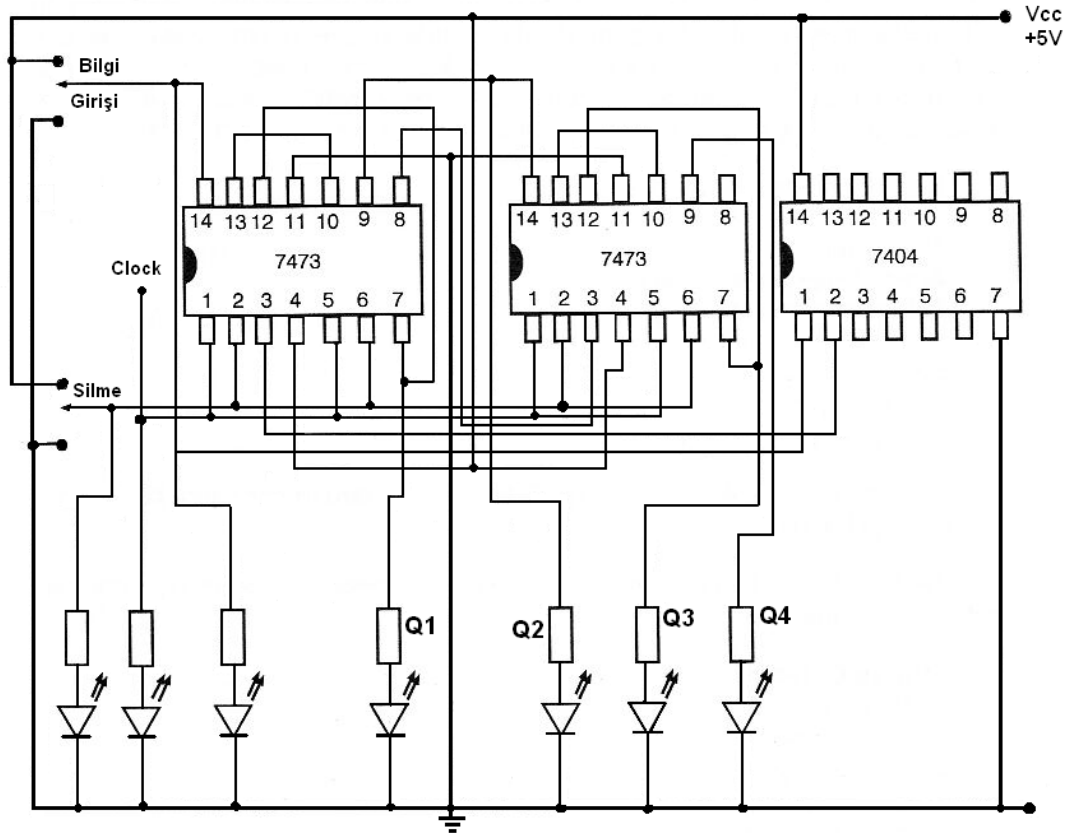
Devrenin temel çalışma prensibi her CLK palsinin gelmesi ile girişteki bilginin bir sağdaki diğer flip-flopa aktarılması şeklindedir.



Şekil 3.22: 7404 entegresi içyapısı

➤ Malzeme listesi

- 1 Adet Bread Board
- 1 Adet +5 V DC Güç Kaynağı
- 1 Adet Sinyal Jeneratörü (Osilatör)
- 1 Adet 7404 Entegre
- 2 Adet 7473 Entegre
- 7 Adet 390 Ω Direnç
- 4 Adet Kırmızı Led
- 3 Adet Sarı Led



Şekil 3.23: Sağa kaymalı kaydedici

İşlem Basamakları	Öneriler
➤ Öncelikle malzeme sorumlusundan ihtiyacınız olan malzemeleri alınız.	➤ Kullanacağınız malzemelerin sağlamlığını kontrol ediniz.
➤ Malzemeleri Şekil 3.23 'teki gibi board üzerine kurunuz.	➤ Board üzerine devreyi kurarken devreyi kolay takip edebilmek için olabildiğince farklı renklerde teller kullanmaya çalışınız.
➤ Devreye enerji(+5V) veriniz.	➤ Devreyi board üzerine kurmayı tamamladıktan sonra tekrar gözle kontrol ediniz. Daha sonra enerji veriniz.
➤ Öncelikle silme ucunu aktif yaparak çıkışları sıfırlayınız.	➤ Silme ucunu +5 volta bağlayınız.
➤ Kare dalga osilatörden elde edilen kaydırma palsini (clock pals) devredeki yerine bağlayınız.	➤ Clock ucunu kare dalga osilatöre bağlayınız.
➤ Bilgi giriş ucundan bilgi girişlerini yaparak çıkışları gözlemleyiniz.	➤ Bilgi girişlerinden 1 ve 0 bilgilerini uyguladığımızda, her “clock pals” de bilgi sağa doğru kaydığını gözlemleyiniz.

KONTROL LİSTESİ

Bu faaliyet kapsamında aşağıda listelenen davranışlardan kazandığınız beceriler için **Evet**, kazanamadıklarınız için **Hayır** kutucuklarına (X) işareti koyarak öğrendiklerinizi kontrol ediniz.

Değerlendirme Ölçütleri	Evet	Hayır
1. Kaydedicileri özelliklerinden seçebildiniz mi?		
2. Kaydedicilerin çeşitlerini seçebildiniz mi??		
3. Kaydedici entegrelerini ve katalog bilgilerini seçebildiniz mi?		
4. Kaydedicilerde kullanılan F/F'leri özelliklerine göre seçebildiniz mi?		
5. Kaydedici bağlantılarını yapabildiniz mi?		
6. Kaydedicilerin kullanım alanlarını seçebildiniz mi?		
7. Halka sayıcının bağlantısını yapabildiniz mi ?		
8. Johnson sayıcının bağlantısını yapabildiniz mi?		
9. Halka sayıcı ile Johnson sayıcı arasındaki farkı seçebildiniz mi?		
10. İş güvenliği tedbirlerine uydunuz mu?		

DEĞERLENDİRME

Değerlendirme sonunda “Hayır” şeklindeki cevaplarınızı bir daha gözden geçiriniz. Kendinizi yeterli görmüyorsanız öğrenme faaliyetini tekrar ediniz. Bütün cevaplarınız “Evet” ise “Ölçme ve Değerlendirme”ye geçiniz.

ÖLÇME VE DEĞERLENDİRME

Aşağıdaki soruları dikkatlice okuyunuz ve doğru seçeneği işaretleyiniz.

1. Aşağıdakilerden hangisi ikili bilgileri saklamaya yarayan devrelere denir?
A) Sayıcılar
B) Kaydediciler
C) kod çözücüler
D) Kodlayıcılar
2. Aşağıdakilerden hangisi kaydedici çeşitlerinden değildir?
A) seri giriş – seri çıkış
B) paralel giriş - seri çıkış
C) sağdan giriş –paralel çıkış
D) paralel giriş – seri çıkış
3. Aşağıdakilerden hangisi başlangıç durumu sıfırlanmış olan D flip-flop’larla yapılmış 4 bitlik “shift register” devresine 1–1–1–0 bilgileri uygulanmaktadır. 4. shift (kaydırma) pals’ındaki seri data çıkışı nedir?
A) 0
B) 1
C) 01
D) 10
4. Aşağıdakilerden hangisi 4 bitlik JK tipi flip-flop’larla yapılmış shift register devresine sırasıyla 1–1–1–0 bilgilerini yükleyiniz. 3. kaydırma palsında flip-flop’ların paralel data çıkışları nedir?
A) FF1Q= 0 FF2Q=0 FF3Q= 1 FF4Q=1
B) FF1Q= 0 FF2Q=1 FF3Q= 1 FF4Q=1
C) FF1Q= 0 FF2Q=0 FF3Q= 1 FF4Q=1
D) FF1Q= 0 FF2Q=0 FF3Q= 0 FF4Q=1
5. 4 bitlik paralel giriş - seri çıkış bir kaydedicide bilgi çıkışı hangi flip-flop’tan alınır?
A) İlk F/F
B) İkinci F/F
C) Üçüncü F/F
D) Son F/F
6. Kaydedicilerde kullanılan J-K flip-flop’ları D flip/flop’lara hangi kapı yardımıyla dönüştürülür?
A) Ve
B) Veya
C) Değil
D) Ve değil

7. Aşağıdakilerden hangisi ring sayıcı ile Johnson sayıcı arasındaki farklardan değildir?
- A) Son flip-flop'un Q değil çıkışını ilk flip-flop'un girişine bağlanmasıyla bir Johnson sayıcı devresi elde edilmiştir.
 - B) Son flip-flop'un Q çıkışını ilk flip-flop'un girişine bağlanmasıyla bir ring sayıcı devresi elde edilmiştir.
 - C) Ring sayıcısındaki ilk flip-flop ilk anda set ve diğerleri reset edilmişken, Johnson sayıcısında ilk anda tüm flip-flop'lar resetlenir.
 - D) Johnson sayıcılarda tüm flip-flop çıkışları ilk anda "1" dir.

DEĞERLENDİRME

Cevaplarınızı cevap anahtarıyla karşılaştırınız. Yanlış cevap verdiğiniz ya da cevap verirken tereddüt ettiğiniz sorularla ilgili konuları faaliyete geri dönerek tekrarlayınız. Cevaplarınızın tümü doğru ise “Modül Değerlendirme”ye geçiniz.

MODÜL DEĞERLENDİRME

Aşağıdaki soruları dikkatlice okuyunuz ve doğru seçeneği işaretleyiniz.

1. Aşağıdakilerden hangisi 5 bitlik bir asenkron sayıcıda saymanın başlangıcından bitişine kadar geçen süredir(nano saniye)?
A)20
B)30
C)40
D)50
2. Aşağıdakilerden hangisi sayıcıların girişine uygulanan saat sinyalıdır?
A)Testere
B)Sinüzoidal
C)Kare dalga
D)Üçgen
3. Aşağıdakilerden hangisi asenkron 4 bitlik **yukarı** sayıcıda 1101' den sonraki durumdur?
A)1110
B)1100
C)1011
D)1010
4. Asenkron sayıcılar ile senkron sayıcılar arasındaki fark aşağıdakilerden hangisidir?
A) Asenkron sayıcılarda saat sinyali sadece ilk flip flopa uygulanır, senkron sayıcılarda ise tüm flip floplara aynı anda uygulanır
B) Asenkron sayıcılar sadece yukarı sayma işlemi yapabilir, senkron sayıcılar ise her iki yönde de sayma işlemi yapabilir.
C) Senkron sayıcılar sadece yukarı doğru sayma işlemi yapabilir, asenkron sayıcılar ise her iki yönde sayma işlemi yapabilir.
D) Asenkron sayıcılarda saat sinyali tüm flip floplara aynı anda uygulanır, senkron sayıcılarda ise saat sinyali sadece ilk flip flopa uygulanır.
5. (0–3–7–4–9) sırasında sayıp başa dönen bir senkron sayıcıda 011 sayısından sonra hangi sayı gelir?
A)0111
B)0110
C)0101
D)1001
6. Bir bitlik bellek birimi aşağıdakilerden hangisidir?
A) Sayıcı
B) Flip Flop
C)ve kapısı
D)kod çözücü

7. Bilgilerin tek tek bitler hâlinde kayıt ettiğimiz kaydedicilere aşağıdakilerden hangisidir?
A) Seri girişli kaydediciler
B) Seri çıkışlı kaydediciler
C) Paralel girişli kaydediciler
D) Paralel çıkışlı kaydediciler
8. Bir bilginin en hızlı şekilde kayıt edilip daha sonra da en hızlı şekilde kayıttan okunan kaydedici aşağıdakilerden hangisidir?
A) Seri giriş-seri çıkış kaydedici
B) Seri giriş-paralel çıkış kaydedici
C) Paralel giriş-paralel çıkış kaydedici
D) Paralel giriş-seri çıkış kaydedici
9. Kaydedicilere bilgi kayıt edebilmek için hangisi gerekli değildir?
A) Saat sinyali uygulanması gerekir.
B) Giriş sinyal bilgilerinin belirlenmiş olması gerekir.
C) Gerekli besleme gerilimi sağlanmış olması gerekir.
D) Çıkışta bilgiyi okuyabilecek bir çıkış biriminin bulunması gerekir.
10. Aşağıdakilerden hangisi ring sayıcı ile Johnson sayıcı arasındaki farklardandır?
A) Son flip-flop'un Q değil çıkışını ilk flip-flop'un girişine bağlanmasıyla bir Ring sayıcı devresi elde edilmiştir.
B) Son flip-flop'un Q çıkışını ilk flip-flop'un girişine bağlanmasıyla bir Johnson sayıcı devresi elde edilmiştir.
C) Ring sayıcısındaki ilk flip-flop ilk anda set ve diğerleri reset edilmişken Johnson sayıcısında ilk anda tüm flip-flop'lar resetlenir.
D) Johnson sayıcılarda tüm flip-flop çıkışları ilk anda "1" dir.
11. Aşağıdakilerden hangisi 7490 entegresinin özelliklerindendir?
A) 4 adet bağımsız sayıcı içerir.
B) Birbiriyle farklı bağlantıları sonucu 5'den 10'a kadar bölme işlemleri yapar.
C) Mod – 4 ve Mod – 5 sayıcıları içerir
D) BCD Sayıcıdır
11. Aşağıdakilerden hangisi 7493 Entegresinin özelliklerinden değildir?
A) Mod–2 ve Mod–8 iki adet sayıcı içeren bir elemandır.
B) Bu entegrede bulunan sayıcıların bağımsız veya kaskat bağlanmasıyla, 2'den 16'ya kadar istenilen MOD' da sayma işlemi yapılabilir.
C) İçinde 6 adet master –slave T flip-flop'u mevcuttur.
D) Asenkron binary yukarı sayıcıdır.

12. Aşağıdakilerden hangisi Mod – 6 asenkron yukarı sayıcısında **101** durumundan sonra gelen durumdur?
A) 100
B) 110
C) 101
D) 000
13. Aşağıdakilerden hangisi senkron sayıcı entegrelerinin sayma işleminin belirli bir değerden başlamasını sağlayan önkurma girişine ne ad verilir?
A) Preset
B) Data
C) Reset
D) Clock
14. Aşağıdakilerden hangisi 74163 entegresinin özelliklerinden değildir?
A) İkili senkron sayıcı olarak üretilmiş bir tüm devredir.
B) Asenkron binary yukarı sayıcıdır.
C) Bu sayıcı için en büyük sayma durumu $(1111)_2$, yani onluk 15'tir.
D) Sayıcı başlangıç değeri olarak sayıcının sayma aralığında herhangi bir sayıya ayarlanabilir.
15. Aşağıdakilerden hangisi 74193 entegresinin özelliklerinden değildir?
A) Mod–4 ve Mod–8 iki adet sayıcı içeren bir elemandır.
B) Asenkron ana sıfırlama ve asenkron ön kurma özelliklerine sahiptir.
C) Yukarı / aşağı sayıcıdır.
D) Programlanabilir senkron sayıcıdır.

DEĞERLENDİRME

Cevaplarınızı cevap anahtarıyla karşılaştırınız. Yanlış cevap verdiğiniz ya da cevap verirken tereddüt ettiğiniz sorularla ilgili konuları faaliyete geri dönerek tekrarlayınız. Cevaplarınızın tümü doğru ise bir sonraki modüle geçmek için öğretmeninize başvurunuz.

CEVAP ANAHTARLARI

ÖĞRENME FAALİYETİ-1'İN CEVAP ANAHTARI

1	C
2	B
3	C
4	D
5	C
6	A
7	D
8	B
9	C
10	C

ÖĞRENME FAALİYETİ-2'NİN CEVAP ANAHTARI

1	DOĞRU
2	YANLIŞ
3	YANLIŞ
4	DOĞRU
5	DOĞRU
6	DOĞRU
7	YANLIŞ
8	DOĞRU
9	YANLIŞ
10	DOĞRU

ÖĞRENME FAALİYETİ-3'ÜN CEVAP ANAHTARI

1	B
2	C
3	A
4	D
5	D
6	C
7	D

MODÜL DEĞERLENDİRME CEVAP ANAHTARI

1	D
2	C
3	A
4	A
5	A
6	B
7	A
8	C
9	D
10	C
11	D
12	C
13	D
14	A
15	B
16	A

KAYNAKÇA

- ARSLAN Recai, **Dijital Elektronik**, Yüce Yayınları, 2003.
- BALLI Ahmet, Serkan GÜRSOY, **Dijital Elektronik Devre Elemanları ve Devreleri**, Bitirme Tezi, 2002.
- BEREKET Metin, Engin TEKİN, **Dijital Elektronik**, Mavi Kitaplar, İzmir, 2004.
- BEREKET Metin, Engin TEKİN, **Atöye ve Laboratuvar-2**, Mavi Kitaplar, İzmir, 2004.
- EKİZ Hüseyin, **Sayısal Elektronik**, Değişim Yayınları, 2000
- ŞENSOY Ramazan, Ömer ERCAN, Ali Osman CANGİR, **Elektronik Atölye 2**, Koparal Yayınları, 1996.
- YAĞIMLI, Mustafa, Fevzi AKAR, **Dijital Elektronik**, 2004.
- YARCI Kemal, **Dijital Elektronik**, Yüce Yayınları, İstanbul, 1998.
- <http://www.alldatasheet.com> (09.08.2011/13.30)
- <http://www.1bilgi.com> (10.08.2011/14.00)
- <http://www.yasirpro.com> (10.08.2011/10.30)
- <http://www.premiumorange.com> (11.08.2011/10.30)
- <http://daniel.robert9.pagesperso-orange.fr> (19.08.2011/10.30)
- <http://www.elektromania.net> (22.08.2011/10.30)